




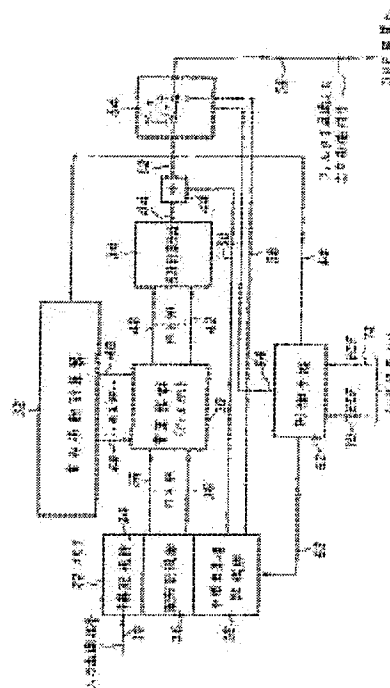


**TWO-DIMENSIONAL FINITE-LENGTH IMPULSE RESPONSE FILTER****Publication number:** JP63132517 (A)**Publication date:** 1988-06-04**Inventor(s):** MOOGAN UIRIAMU EIMOSU DEBITSUD**Applicant(s):** SONY CORP**Classification:****- international:** *H03H17/02; H03H17/02; (IPC1-7): H03H17/02***- European:** H03H17/02B**Application number:** JP19870290356 19871117**Priority number(s):** GB19860027417 19861117**Also published as:** JP2629748 (B2) EP0268408 (A2) US4805129 (A) GB2197766 (A) DE3785002 (T2)**Abstract of JP 63132517 (A)**

**PURPOSE:** To form a two-dimensional finite-length impulse response filter which may have small necessary storage capacity for weight coefficient data by multiplying respective groups of digital data in array by respective weight coefficients of corresponding weight coefficient groups in respective plural successive clock periods.

**CONSTITUTION:** An input image signal on a line 20 is supplied to a memory 22. An array storage part 26, a multiplier group 30, a weight coefficient multiplier 32, and a total calculating means 34 cooperates with one another to constitute a 2D-FIR filter. The 2D-FIR filter filtrates an image signal in a specific area of an image in each of successive clock periods equal to  $T$ ; Then a control means 62 sends intermediate data intermediate multiplication values stored in an intermediate multiplication value storage part 28 through a line 64 to an adder 48 through a line 50 and the values are added to intermediate data generated for generating output data. This operation is controlled according to a selected mode.

Data supplied from the **esp@cenet** database — Worldwide

**Relied upon portions of Cited document 1 (Publication 1)**  
**(Japanese Patent Application Publication No.63 -132517**  
**= U.S. Patent No.4,805,129)**

**\*P.6, left lower column, line 11-p.7, right upper column, line 9**

**= Column 8, line 8-column 9, line 8 of U.S. Patent No.4,805,129.**

**\*P.21, left upper column, line 13-p.21, left lower column, line 17**

**= Column 29, line 9-column 29, line 53 of U.S. Patent No.4,805,129.**

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-132517

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)6月4日

H 03 H 17/02

Z-6903-5J

審査請求 未請求 発明の数 1 (全28頁)

⑮ 発明の名称 二次元有限長インパルス応答フィルタ

⑯ 特 願 昭62-290356

⑰ 出 願 昭62(1987)11月17日

優先権主張 ⑱ 1986年11月17日 ⑲ イギリス(GB) ⑳ 8627417

⑳ 発 明 者 モーガン ウィリアム イギリス連合王国 サリー ファーナム アベレイ レイ

エイモス デビッド ソ 15

㉑ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号

㉒ 代 理 人 弁理士 伊藤 貞 外1名

#### 明 細 書

発明の名称 二次元有限長インパルス応答フィルタ

#### 特許請求の範囲

1. 画像を表し連続したデジタルデータから成る信号を遅延するための二次元有限長インパルス応答フィルタ構成であって、上記フィルタ構成は、連続する複数のクロック期間の各々に、配列状の上記デジタルデータの組の各々に対応する組の重み係数群の各重み係数を乗算することによって、上記画像の所定領域にわたってフィルタ処理をし、得られた乗算値を合計してフィルタを通過した出力デジタルデータを生成するように作動する二次元有限長インパルス応答フィルタを含み、更に上記フィルタは、

(i) ある軸の周りに回転すると、上記フィルタの必要な二次元応答特性に対応する重み係数値の三次元係を発生する輪郭を定義する重み係数データを記憶する記憶装置、

(ii) 上記デジタルデータの各々に応じて、上記

像内の対応する重み係数の位置の上記軸からの半径を計算し、以て上記配列内の位置の各々に対応する各重み係数値が対応する上記半径の値に応じて上記記憶装置から得られるように作動する、第1の計算手段、及び

(iii) 上記デジタルデータの各々を上記対応する重み係数の組の夫々の重み係数と乗算し、得られた乗算値を合計して、上記必要なフィルタを通過した出力デジタルデータを得る、第2の計算手段を含むことを特徴とする二次元有限長インパルス応答フィルタ。

#### 発明の詳細な説明

(産業上の利用分野)

本発明は、画像を表し連続したデジタルデータから成る信号のための二次元有限長インパルス応答(FIR)フィルタの構成に関する。

#### (発明の概要)

本発明は、連続する複数のクロック期間の各々に、配列状の上記デジタルデータの組の各々を対

応する組の重み係数群の各重み係数を乗算することによって、上記画像の所定領域にわたってフィルタ処理をし、得られた乗算値を合計してフィルタを通過した出力デジタルデータを生成するように作動する二次元有限長インパルス応答フィルタを含む、画像を表し連続したデジタルデータから成る信号を透過するための二次元有限長インパルス応答フィルタ構成に関する。上記フィルタは、ある結の周りに回転すると、上記フィルタの必要な二次元応答特性に対応する重み係数値の三次元像を発生する輪郭を定義する重み係数データを記憶する記憶装置と、上記デジタルデータの各々に応じて、上記像内の対応する重み係数の位置の上記結からの半径を計算し、以て上記配列内の位置の各々に対応する各重み係数値が対応する上記半径の値に応じて上記記憶装置から得られるように作動する、第1の計算手段と、上記デジタルデータの各々を上記対応する重み係数の組の夫々の重み係数と乗算し、得られた乗算値を合計して、上記必要なフィルタを通過した出力デジタルデータを得

る。

画像の特徴は空間周波数という二次元のパラメータによって表すことができる。空間周波数は、画像の視覚的スペクトラム構成要素によって画像を見る人の目に対する角度の逆数に比例する。空間周波数の概念は、一定間隔を開けて並べられた直線群の画像を考えれば、より簡単に理解されよう。このような画像に対して見る人の位置が不変である場合、この画像は見掛け上の線の間隔に反比例する唯一つの空間周波数を有する。(空間周波数は、線が縦方向に並び横方向に間隔が開いているときは水平であり、線が横方向に並び縦方向に間隔が開いているときは垂直であり、その他の場合は斜めである。)画像が圧縮され線同士が近づいて見ると、見る人の目に対する画像の角度は減少し、従って空間周波数は増加する。

スケーリングの原理はフーリエ分析の中で次のように述べられている。画像信号が空間領域で圧縮されると、即ち画像の空間周波数が増加すると、この信号のフーリエ変換は周波数領域で増加し

る、第2の計算手段とを含む。この構成により、従来のものに比べ記憶装置の記憶容量を大幅に減少することができる。

(従来の技術)

二次元の画像を走査することによって得られる例えばテレビ信号のような信号をサンプリング周波数  $f_s$ 、即ち所定の間隔またはクロック時間  $T$  ( $T = 1/f_s$ ) でサンプリングすることによってデジタル化し、時間  $T$  の間隔で連続してデジタルデータまたはサンプル(例えば8ビットデータまたはサンプル)を生成する方法が知られている。このような画像信号は都合よく操作することが可能である。例えば、横方向(画像がラインに沿って走査される方向)と縦方向(画像走査方向を横断する方向)のどちらか一方または両方向に、デジタルビデオ効果を利用して画像の大きさを縮小(圧縮)することができる。しかしながら、後述するように、適切な寸法補正を行わないと画像の圧縮によってアライアシングを生じる恐れがあ

(即ち信号の周波数  $f_B$  が増加する)、逆も成り立つ。

上述の画像信号はサンプリングされた信号であり、信号のサンプリングに関するナイキストの法則は次のように述べている。信号中に含まれる情報を失わないようにするには、信号の周波数の少なくとも2倍に等しい周波数( $f_s$ )、または信号の帯域( $f_B$ )の2倍の周波数でサンプリングする必要がある。この基準は、始めにアナログ信号を横方向にサンプリングしてデジタル入力信号を形成すれば、満たされる。サンプリングされた信号の周波数領域における周波数スペクトラム(フーリエ変換)を添付図面の第1図に示す。これは振幅と周波数( $f$ )のグラフである。この周波数スペクトラムはベースバンド要素(10)(周波数  $f_B$  まで)を含んでいる。又、ベースバンドはサンプリング周波数  $f_s$  及びその高周波  $2f_s, 3f_s$  等の付近で対称的に反折してより高い周波数要素(12)を生ずる。ナイキストの法則が満たされ(従って  $f_s/2$  は  $f_B$  より大)且つ信号は帯域制限され(ローパスフィルタをか

ける) 約 $f_s/2$ のカットオフ周波数を有するようにすれば、高周波数要素(12)は抑制される。

上述のように、サンブル化された信号が空間領域で圧縮される時、そのフーリエ変換は周波数領域の膨張を示す。従って、第1図の要素(10)、(12)の帯域は拡大する。第1図の点線で示すように、これは信号のアライアシングを起こし、信号の帯域(10)はナイキスト限度( $f_s/2$ )を超えるかもしれない。そのため、より高い周波数要素(12)の少なくとも一番低い周波数の1つの部分が下方に拡張し、ベースバンド(10)と混成され、これによって信号及びこの信号が表す画像が劣化されることになる。

圧縮によるアライアシングを防止するには、圧縮手段に先立ってフィルタを設け、圧縮が行われるとナイキスト限度周波数( $f_s/2$ )を超える恐れのある二次元入力スペクトラムの部分を除くことが考えられる。理想的には、フィルタは平坦な通過帯域と、帯域が0に近いストップバンド及び移行バンドで無限の減衰とを有するものがよい。しかし、このような理想的なフィルタは実際上

するもの(タップ)と考えることができる。このタップの数が多ければフィルタの応答は理想的フィルタの応答により近づくことになる。

ここで、例えばゼロ圧縮(1:1)から100:1までの圧縮が可能で、圧縮比を無限に変化させることのできる圧縮手段(例えばデジタルビデオ効果装置)を考えてみる。また、この圧縮手段の前に、圧縮の際に上述のようなアライアシングが起こらないか少なくとも減少させるように圧縮比に応じて帯域を調整された2D-FIRフィルタを備えたとする。実際には、フィルタを無限可変の圧縮比に正確に対応するように、フィルタの帯域も無限可変に設計することは不可能であろう。しかし、夫々の圧縮域に対応した帯域群(即ち一群の応答を生成することのできる)を有する2D-FIRフィルタを設計すること可能であろう。(これに関して、周知のように、ある構成のフィルタの帯域は重み係数に対して選択された値によって決められるので、前もって対応する一群の重み係数を計算し記憶しておくことによって、一群の応答を得

る不可能である。しかしながら、二次元(2D)FIRフィルタを用いることによって、適切なフィルタ特性を得ることができる。

2D-FIRフィルタは、 $T(-1/f_s)$ に等しい連続したクロック期間にわたって動作可能であり、所定の空間関係にある画像信号のデータまたはサンプルの組を処理することにより、二次元の画像の所定の領域内でフィルタをかけ、フィルタを透過したデータまたはサンプルを生成することができる。具体的には、各クロック期間内で2D-FIRフィルタは、入力された信号の縦方向及び横方向に間隔をとったデータまたはサンプルの所定の組(行列)と夫々の重み係数とを乗算し、乗算によって得られた積を総計することによって、出力データまたはサンプルを計算するようになっている。入力データまたはサンプルの所定の組の所定の空間関係を達成するのに必要な一時的な遅延は、乗算処理を行うのに用いられる各乗算器の前または後に遅延素子を設けることによって得ることができる。このように、遅延素子は画像信号を両方向に出力

ることができる。) 従って、上述のフィルタは、例えば $f_s/2$ (ゼロ圧縮)から $f_s/200$ (100:1の圧縮)までの帯域群を生成するように設計されたものと仮定する。添付の第2図A、B、C、及びDは夫々1:1、2:1、3:1、及び100:1の圧縮比に対して得られる応答を(理想的な形で)示したものである。

画像は、横方向または縦方向若しくは両方向にしかも夫々異なる比で圧縮でき、更に2D-FIRフィルタは重み係数値を適切に選択することにより、互いに独立して変位させることができる水平及び垂直帯域を有する。従って、帯域及び圧縮に関する上述の(そしてこれから述べる)コメントは横方向及び縦方向に夫々独立して適用される。

二次元(水平/垂直サンブル画像信号を処理するシステムの帯域は第3図に示すように、空間領域において二次元周波数応答によって表される。第3図の横軸は正及び負方向( $H+$ と $H-$ )の水平空間周波数のスケールを(画像)の幅当たりのサイクルを単位として表し、また縦軸は正及び

負方向 ( $V+$  と  $V-$ ) の垂直空間周波数のスケールを画像の高さ当たりのサイクルを単位として表す。長方形(14)はこのシステムの二次元帯域を表し、範囲(16)、(18)は垂直及び水平帯域を夫々表す。もしこのシステムが3D-FIRフィルタを備えていれば、垂直及び水平帯域は重み係数値を変えることで制御することができる。しかし、例えば上述の  $f_s/2$  から  $f_s/200$  までの範囲のように帯域が広範囲にわたって変化する場合、さらにフィルタの応答が全範囲にわたって理想的な応答に近くなければならない場合、非常に多数のタップが必要となる。その結果、各方向に対するハードウェア量はタップの個数に比例するので、フィルタは非常に大きく高価なものとなる。

この問題を克服するために、本願の出願人はイギリス国特許出願GB-A-2184316において、画像を表し時間Tの間隔をおいて配置された一連のデジタルデータを食む信号に用いる2D-FIRフィルタ構成を提案した。このフィルタは次の要素で構成されている。

間に処理されたデータ群に対応した所定の領域の倍数である画像領域にわたるフィルタ処理を表す。言い替えば、各出力データは、2D-FIRフィルタのタップの数が同じ倍数だけ増加されれば得られるデータと、事実上等しい。従って、このフィルタ構成は、圧縮比(圧縮ファクタ)の増加に伴ってタップの数が増加するかのように作動する。従って、ハードウェアのリサイクルとでも言える動作によって、事実上ゼロ圧縮または低い比の圧縮にのみ用いられ得る数のタップしかないフィルタの構成でも、従来のフィルタで良好な応答を得るには非常に多くのタップを必要とするような広い範囲の圧縮ファクタにわたって作動させることができる。

このような2D-FIRフィルタ構成は、更に、複数の乗算器と、複数の異なるフィルタ帯域に対応する複数の異なる重み係数のセットを含む係数記憶装置とを含んでいる。制御手段は、圧縮比と最適な対応関係にある帯域を有するフィルタ構成を生ずる重み係数のセットを記憶装置から選択して、

(i) Tに等しい複数の連続したクロック期間の各々において、画像信号の内所定の空間関係を有するデータ群を処理して中間データを生成することによって、画像信号の所定の領域にわたってフィルタをかけるように作動する2D-FIRフィルタ。

(ii) 連続したクロック期間に生成された中間データの内少なくとも数個を記憶する記憶手段。

(iii) 画像の圧縮比を示す信号に応じて、ゼロ圧縮に対する対称の値に関して、圧縮比だけ縮小された帯域にFIRフィルタを適合させ、圧縮比に関連した数の中間データを組合わせて、上記所定の領域の倍数である画像のより広い領域にわたるフィルタ処理を表す出力データを生成する、制御手段。

このような2D-FIRフィルタ構成には、画像信号が実質的に圧縮される時にこの画像信号の内のものが不要になるという利点がある。従って、このフィルタ構成は、夫々各クロック期間内に発生した中間データの組合せを含む出力データを生成する。よって、各出力データは、各クロック期

間乗算器に供給するように作動する。

(発明が解決しようとする問題点)

このような2D-FIRフィルタ構成では、また一般的に画像を表し連続したデジタルデータを含む信号のためのもので記憶装置から得た夫々の重み係数を入力されたデジタル信号と乗算することによって作動する2D-FIRフィルタ構成では、記憶装置のビット数が過度に多くなる可能性がある。このために、記憶容量は、フィルタ構成が必要とする二次元の各方向のタップの数の乗算値、フィルタサイズの最大値(1つの画像信号の横方向のサンプル数と縦方向のサンプル数との乗算値である)、配列内に挿入された位置の数の、各重み係数を表すのに使われるビット数によって決定される。明らかに、これでは記憶すべきビット数が受け入れられない程大きな数になってしまったり、記憶すべきビット数を許容範囲内に収めるためにフィルタ構成の質を落とさざるを得ないという可能性がある。

上記のフィルタ構成の代わりに考えられるのは、分離可能な可変フィルタを用いることである。このようなフィルタでは、帯域が横方向及び縦方向に良好に制御できるが、斜め方向にはうまく制御できない。従って、このようなフィルタは、画像を回転させる場合に斜め方向からはずれた要素が横方向及び縦方向に入り込んでしまいアライアシングを起こすため、デジタルビデオ効果を必要とする場合には用いることはできない。

本発明の目的は、改善された二次元有限長インパルス応答フィルタ構成を提供することである。

本発明の他の目的は、重み係数データ用に必要ない記憶容量が少なく済む二次元有限長インパルス応答フィルタ構成を提供することである。

本発明の更に他の目的は、ある軸の周りに回転すると、上記フィルタの必要な二次元応答特性に対応する重み係数値の三次元像を発生する検部を定義する重み係数データを記憶する記憶装置を有する二次元有限長インパルス応答フィルタ構成を提供することである。

て上記記憶装置から得られるように作動する、第1の計算手段、及び

③ 上記デジタルデータの各々を上記対応する重み係数の組の夫々の重み係数と乗算し、得られた乗算値を合計して、上記必要なフィルタを通過した出力デジタルデータを得る、第2の計算手段を含む。

#### (作 用)

本発明によるフィルタ構成の実施例では、上述した従来の2D-FIRフィルタ構成に比べ、記憶装置の記憶容量を場合によっては数割減少することができる。従って、記憶されるべき重み係数データ量は、事実上、二次元フィルタ配列ではなく一次元フィルタ配列のそれに相当する。本発明では、第1の計算手段を付け加えなければならないが、さほど大きなハードウェアの付加にはならない。

#### (実施例)

以下、本発明の実施例を第1-23図を参照し

(問題点を解決するための手段)

本発明によれば、画像を表し連続したデジタルデータから成る信号を通すための二次元有限長インパルス応答フィルタ構成が提供され、上記フィルタ構成は、連続する複数のクロック期間の各々に、配列状の上記デジタルデータの組の各々に対応する組の重み係数群の各重み係数を乗算することによって、上記画像の所定領域にわたってフィルタ処理をし、得られた乗算値を合計してフィルタを通過した出力デジタルデータを生成するように作動する二次元有限長インパルス応答フィルタを含み、更に上記フィルタは、

① ある軸の周りに回転すると、上記フィルタの必要な二次元応答特性に対応する重み係数値の三次元像を発生する検部を定義する重み係数データを記憶する記憶装置、

② 上記デジタルデータの各々に応じて、上記画像内の対応する重み係数の位置の上記軸からの半径を計算し、以て上記配列内の位置の各々に対応する各重み係数値が対応する上記半径の値に応じ

ながら説明する。

第4図は、画像を連続するラインに沿って走査することによって生成されたアナログ信号(例えばテレビ又はビデオ信号)をデジタル化することによって得られた二次元のデジタル画像信号を表す。具体的には、このデジタル信号はアナログ信号をサンプリング周波数 $f_s$ 、即ち所定の間隔 $T$ ( $T=1/f_s$ )でサンプリングすることによって得られ、時間間隔 $T$ のサンプルを表すデジタルデータを生成する。最上列の“X”は画像の第一(走査)ラインを表し、画像を走査する方向に対応した方向(ここでは横方向とする)に $T$ の間隔で配置されている。1ライン当たりのサンプル数は、各システムによって予め決められており、例えば864個とする。第一ラインを構成するサンプルに、画像の次のラインを表す同一数のサンプル(第4図の第二列)等が、第4図の配列(例えばテレビ信号の1フレームまたは1フィールドに相当する)を構成する分だけ続いている。縦方向、即ち画像を走査する方向を横切る方向に隣接する2つのサン

ブルは、サンプリング間隔 $T$ に1ライン当たりのサンプル数を乗算した値だけ間隔をおいて配置されている。

第4図に示された画像信号が、フィルタ通過後に行う圧縮によって起こる上述のアライアシングを防止できるような帯域を有する従来の2D-FIRフィルタにかけられると仮定する。フィルタ通過後、信号は第5図に示すようになる。同図でフィルタを通ったサンプルまたはデータはドットで表されている。この図からわかるように、第5図のフィルタ通過後の配列と第4図のフィルタに入力される配列との間には、1対1の対応関係がある。つまり、 $T$ に等しい各クロック期間において、フィルタは夫々の出力データを計算するのであり、言い換えれば、フィルタは各入力データに対して1つの出力データを生成する装置である。しかし、この画像が実質的に圧縮されるものとする、これらの計算の内多くのものが不要となる。例として、画像が横方向及び縦方向の各々に2:1で圧縮される場合を考える。圧縮された画像を作るには、

圧縮を行う手段(例えばデジタルビデオ効果装置)は第5図に示された配列から1つおきにデータを選択すればよい。この様子は、第5図の配列の小領域を示す部分に表されており、フィルタを通過したデータまたはサンプルの内、丸で囲まれたもののだけが出力される配列を構成するのに用いられている。 $\cdot + \cdot$ で表された出力される配列は、横方向に間隔 $T$ で配置された、圧縮された信号のデータを表す。縦方向の圧縮では、全部のラインに対して計算する必要はなく(2:1の圧縮の場合1本おき)、横方向の圧縮では、用いられるライン(2:1の圧縮の場合1本おき)中にあるデータの計算の内あるものは不必要となる。

このように、フィルタからの出力信号の内1/4しか圧縮手段によって用いられないので、2D-FIRフィルタによって行われる計算の3/4は不必要となる。より一般的には、画像を横方向に横方向圧縮係数 $HCF$ で圧縮し、縦方向に縦方向圧縮係数 $VCF$ で圧縮する場合、出力データの $1/HCF \cdot VCF$ だけが圧縮手段によって用いられる。不必要な計算

に要する時間は圧縮比が高い程(そしてアライアシングを防止するためにフィルタの帯域を狭める程)、長くなる。

後述する本発明の2D-FIRフィルタは、圧縮比に応じて必要な数の出力データだけを生成し、不必要なデータ計算に要していた時間を必要なデータの計算のみに使い、これによって、フィルタの基本構成で得られる数より多い数の出力データを効果的に計算することができ、より理想的応答に近い応答を得ることができる。

本発明を実施した2D-FIRフィルタを、第6図にブロック図で示す。図にあるように、ライン(20)上にある入力画像信号(上述の形態のもの)は、メモリ(22)に供給される。メモリ(22)は、予備記憶部(24)、配列記憶部(26)、中間乗算値記憶部(28)から成っている。上述のように、ライン(20)上にある入力画像信号は、間隔 $T(T=1/f_s)$ で配置されたサンプルを表す一連のデジタルデータを含む。サンプルはマルチビット(例えば8ビットデータ)のデータで表され、これらのビットは通常

周波数(サンプリング比) $f_s$ でパラレルに転送される。同様に、第6図の回路内部で生成される種々のデータのビットも、回路の様々な要素間をパラレルで転送される。更に、第6図の回路から出力されるフィルタを通過したデータの各ビットも一般的にパラレルに送り出される。従って、第5図で示し説明した $\cdot$ ラインは、実際はバスまたはハイウェイの形状をしている。

メモリ(22)の予備記憶部(24)、配列記憶部(26)、中間乗算値記憶部(28)は、各々複数のライン記憶部を備えている。このライン記憶部については後述するが、画像のライン当たりのサンプル数、例えば864個、と等しい数のデータを記憶することができる。

配列記憶部(26)と、乗算器群(30)と、重み係数計算器(32)と、合計計算手段(34)とは、互いに協働し、2D-FIRフィルタを構成する。2D-FIRフィルタは、 $T$ に等しい連続するクロック期間の各々で、画像の所定の領域内の画像信号をフィルタにかける。この動作は、連続するクロック期間の各々の



間に、所定の空間関係を有する入力信号の縦方向及び横方向に配置されたサンプルの所定の組に対応するデジタルデータを夫々の重み係数と乗算し、乗算値の合計を求めて、出力デジタルデータを計算することによって行われる。このフィルタでは、配列記憶部(26)が必要に応じて一時的遅延を生じ、入力サンプルの所定組の好ましい空間関係を作り出している。具体的には、各クロック期間に、配列記憶部(26)は上述の画像の所定領域を構成する入力サンプルの1組を、横方向、縦方向に夫々 $n$ 、 $m$ の大きさを持つ二次元配列の形に構成し、 $n \times m$ 個のサンプルに対応する夫々のデジタルデータを $n \times m$ 本のライン(36)を介して同時に(パラレルに)乗算器群(30)に供給する。

第7図で、 $n \times m$ 個のデジタルデータ $d_0 \sim d_{(n \times m)-1}$ は、乗算器群(30)内で $n \times m$ 個の乗算器(38)の夫々に供給され、 $n \times m$ 本のライン(40)を介して重み係数計算器(32)から供給される $n \times m$ 個の重み係数 $w_0 \sim w_{(n \times m)-1}$ と夫々乗算される。乗算器(38)によって発生された乗算データは、

プロットしたものである。第8図からピーク周辺に重み係数値の波があることがわかる。第9図に見られるように、この波はフィルタ特性の通過帯及びストップバンドの波として現れる。

この波は、第10図及び第11図に示すように、ハミングウィンドウを用いることにより減少することができる。

第10図は27タップ×27タップの2D-PIRフィルタの重み係数値をコンピュータを用いて三次元にプロットしたもう1つの図である。重み係数値は第一ベッセル関数を用いて求められ、更に得られるフィルタ特性を改良するためにハミングウィンドウを用いている。

第11図は、ハミングウィンドウを用いて得られたフィルタ特性をコンピュータを用いて三次元にプロットしたものである。第11図から、重み係数値のピーク周辺の波及びフィルタ特性の通過帯域及びストップバンドの波は、第9図と比較して減少されていることがわかる。

第10図に戻って、重み係数計算器(32)を、画像

$n \times m$ 本のライン(42)を介して合計計算手段(34)に供給されて互に加算され、各クロック期間に対するフィルタの出力データをライン(44)に発生する。

後述する理由によって、第6図のフィルタ構成に入力された信号と同じ周波数 $f_c$ でライン(44)に送出された、フィルタからの出力データは、フィルタ構成全体に対して「中間データ」または「中間乗算値」と考えられる。

次に、重み係数計算器(32)について詳細に説明する。第8図は、27タップ×27タップの2D-PIRフィルタの重み係数値をコンピュータを用いて三次元にプロットしたものである。二次元では、第一ベッセル関数を用いて理想的なフィルタ応答を得ることができる。従って、この場合も第一ベッセル関数を用いて重み係数値を求め、更に得られるフィルタ特性を改良するために円筒形ウィンドウを用いることにする。

第9図は、円筒形ウィンドウを用いて得られたフィルタ特性をコンピュータを用いて三次元にプ

信号から選択された位置を表す大数の配列の夫々に対応する重み係数を記憶するメモリ群に置き換えるとすれば、許容できない程大量の記憶容量が必要となることは明らかである。しかしながら、第10図から、重み係数のピーク値に対応する位置を通る垂直軸Aを基準に旋轉線Pを回転させれば図全体がでるあがるので、旋轉線Pを定義するデータだけ記憶できれば充分であることがわかる。この重み係数の旋轉のデータが与えられ、更に垂直軸Aから例えば点Sまでの半径Rがわかっているれば、点Sのようなあらゆるサンプル位置に対応する重み係数値でも計算することができる。

あらゆるサンプル位置Sに対する半径Rはサンプルアドレスから計算することができる。これはピタゴラスの定理を用いて計算できるが、この計算に含まれる二乗や平方根は簡単にはできない。従って、必要な計算はロガリズムや三角関数を用いて行うことが望ましく、これによって計算中に得られる数を表すビット数はより簡単に、要求される精度を達成するように制御される。第12図は

軸Aから半径Rの位置にありアドレス  $x0 + x_{ex}' + y0 + y_{en}'$  のサンプル位置Sを復し、 $x0, y0$  はフィルタの中心のタップ0、0に対するオフセット座標、 $x_g, y_g$  はフィルタの横方向及び縦方向のタップの配置空間（これによってフィルタの全体のサイズが決まる）、 $m, n$  は配列内のサンプルの横方向及び縦方向の位置を示し、 $Q$  は半径Rと横軸との角度である。簡略化するために、第12図の辺を  $a, b, c$  とする。従って、

$$Q = \tan^{-1} \{ \log^{-1} (\log b - \log a) \} \quad \dots (1)$$

これから、

$$R = \log^{-1} \{ \log a - \log \{ \cos \tan^{-1} \log^{-1} (\log b - \log a) \} \} \quad \dots (2)$$

が求められる。

式(2)は第13図に示す重み係数計算回路またはプロセッサで数値化することができる。入力値  $a, b$  は、参照テーブルを記憶しているプログラマブルリードオンリーメモリ(PROM)(100)、(101)内で夫々  $\log a, \log b$  に変換され、得られた  $\log$  値は減算器(102)で減算され、更に減算器(102)の出

力値は参照テーブルを記憶しているPROM(103)によって  $\log \cos \theta$  に変換される。PROM(103)の出力は、減算器(104)によって  $\log a$  から減算され、減算器(104)から得られた値は、参照テーブルを記憶しているPROM(105)によって半径Rに変換される。半径RはPROM(106)に記憶されている参照テーブルを用いて輪郭Pを半径に関する重み係数値で定規するために使われ、これによって必要となる重み係数値を得ることができる。PROM(106)に記憶されているデータは、輪郭P、即ち重み係数値を高精度で変換することができるように高密度なものである。

必要な重み係数はリアルタイムで発生されなければならない。つまり、各クロック期間内に対応するサンプル位置の配列の全部の位置に対応する全重み係数を発生しなければならない。例えば、フィルタを通過した各出力データを得るのに  $4 \times 4$  の配列を用いた場合 ( $m = n = 4$ )、各クロック期間内に16の重み係数を発生しなければならない。

第14図は16の重み係数を同時に発生する配列プロセッサを示す。この配列プロセッサは加算器(110)-(113)を備えている。 $y0$  は加算器(110)に供給され、 $y_g$  は加算器(110)-(113)の各々に供給される。更に加算器(110)には、配列の横方向補間オフセット係数である  $\Delta y$  が供給される。加算器(110)-(113)の各出力はカスケード状に接続される、即ち加算器(110)の出力は加算器(111)に輸入されるというようにして、加算器(112)の出力は加算器(113)に輸入される。同様に、配列プロセッサは加算器(114)-(117)を備えており、これらには  $x0, x_g, \Delta x$  が供給される。但し、 $\Delta x$  は縦方向補間オフセット係数である。加算器(110)-(113)の出力は夫々PROM(118)-(121)に供給され、加算器(114)-(117)の出力は夫々PROM(122)-(125)に供給される。PROM(118)-(125)は参照テーブルを記憶しており、夫々の入力を  $\log$  値に変換するように作動する。

配列プロセッサは更に16の重み係数プロセッサ(126)-(141)を備えており、各重み係数プロセ

ッサは第13図を参照して述べたプロセッサの素子(102)-(106)で構成されている。第14図では、プロセッサ(126)-(141)は、配列内の重み係数の横方向及び縦方向位置を示す座標  $n, m$  に対応して、 $(0,0), (0,1), (0,2), (0,3), (1,0), \dots, (3,3)$  を付番されている。例として、プロセッサ(126)は  $\log a, \log b$  (第12図)に対応するPROM(118)-(122)の出力を受取り、上述の半径Rと輪郭Pとを介して配列の位置  $(0,0)$  に対する重み係数を得る。同様に、配列中の他の15の位置に対応する重み係数は、プロセッサ(127)-(141)によって得られ、これらの重み係数は、ライン(40) (第6図)に供給される。本例では、 $n \times m$  は  $4 \times 4$  に等しい。

このように参照テーブルから重み係数を得る方法は、特に多数の参照テーブルから重み係数を得る場合（上述の例では、第14図のプロセッサ(122)-(141)の夫々に含まれる第13図の16個のPROM(106)に対応して16のテーブルがある）、除去できない問題がある。これは標準化の問題、即ち確実に全重み係数を集算してひとつにする問題で

ある。この問題を克服する方法については後述する。

第6図に戻って、合計計算手段(34)は二入力加算器(46)の収束構成を備えたものとしてできる。この加算器(46)の構成(及び第7図の回路の残りの部分)は、第15図からより容易に理解することができる。第15図は第7図の回路に対応しているが、上述の $m \times m$ の配列、即ち $n = m = 4$ の具体例に適合させたものである。

ライン(44)上の中間データは加算器(48)の1つの入力に連する。一方、加算器(48)の他の入力にはライン(50)を介して中間乗算値記憶部(28)に接続されている。加算器(48)の出力はライン(52)を介してデータスイッチ(54)の入力に接続されている。データスイッチ(54)は、分かり易くするため二位置機械的スイッチとする。図示の位置では、データスイッチ(54)は、画像を圧縮することができるデジタルビデオ効果(DVE)装置に接続されている出力ライン(56)にライン(52)を接続する。データスイッチ(54)の別の位置では、ライン(52)は中間

乗算値記憶部(28)に戻すライン(58)に接続される。

制御手段(60)は、ライン(62)、(64)、(68)によって夫々メモリ(22)、データスイッチ(54)及び重み係数計算器(32)に接続されており、これらの要素を後述するように作動させる。制御手段(60)は、DVE装置からのライン(70)、(72)上の入力信号を受け取る。ライン(70)上の信号は、上述の横方向圧縮係数RCF、即ちDVE装置が画像を横方向に圧縮したい比率を表す。同様に、ライン(72)上の信号は、上述の縦方向圧縮係数VCF、即ちDVE装置が画像を縦方向に圧縮したい比率を表す。圧縮比率RCF、VCFはDVE装置により公知の方法で発生することができる。圧縮比率RCF、VCFの夫々は、画像の領域にわたって変化してもしなくてもよい。

制御手段(60)は圧縮比率RCF、VCFを表す信号に応じて、各方向に圧縮比率が複数の範囲の内のどこにあるかを検出し、検出した範囲に適したモードでフィルタ構成を作動させる。即ち、選択された圧縮に適した数のサンプルを取り込むのである。モードを選択すると、制御手段(60)はライン(38)

に作動する。

又、制御手段(60)は、ライン(64)を介して定期的に中間乗算値記憶部(28)に記憶されている中間データ(中間乗算値)をライン(50)を介して加算器(48)に送出し、出力データを生成するために発生された中間データ(中間乗算値)に加算される。この動作は選択されたモードに応じて制御される。

従って、制御手段(60)は、次の2つの動作を行う。

(I) 上述したように、制御手段(60)は、ゼロ圧縮時の各方向の帯域を基準にして圧縮比に応じた量だけ減少された帯域に2D-FIRフィルタを適合させる。従って、第1図及び第2図A-Dを参照して上述したように、圧縮比が増加すれば、これに応じてフィルタの帯域は減少され、このフィルタ構成から出力される信号の2Dスペクトラムはナイキスト限度周波数以下とされ、圧縮に依るアライアシングは回避されるか少なくとも減少される。

(II) 制御手段(60)は、以下に詳細に述べるように、フィルタによって生成された圧縮比に応じた

を介して重み係数計算器(32)を制御し、計算を行わせ、各クロック期間に、 $n \times m$ の重み係数の組の内、第1図及び第2図A-Dを参照して上述したように、圧縮に起因するアライアシングを防止するか少なくとも減少させることのできるフィルタの横方向及び縦方向の帯域を決める1つを乗算器群(30)に供給する。しかし、 $n \times m$ 組の重み係数の同一組を、あるモードに対して、各クロック期間中に乗算器群(30)に適用することはできない。実際、あるモードに用いられる重み係数の組数は、後述するように、そのモードにおいて効果的に組み合わされてより大きな配列を構成する $n \times m$ の配列の数に対応し、これによって、より大きな配列の各要素に対して別個の重み係数を得ることができる。即ち、ゼロ圧縮または低率の圧縮を除いて、 $n \times m$ 組の内の複数個が各モードで用いることができる。

制御手段(60)は、ライン(62)を介して各々の異なるクロック期間に選択されたモードに応じてデータスイッチ(54)の2つの位置を切り換えるよう

数の中間データ(中間乗算値)を定期的に結合させ、出力ライン(56)に配列記憶部(26)に形成された $m \times n$ のサンプル配列に対応する複数の所定領域である画像の一領域におけるフィルタ処理を表す出力データを生成する。従って、圧縮された画像を形成するためにDVEユニットが必要とする出力データのみが、第6図のフィルタ構成によって生成される。即ち、出力データが生成される全体の比率は入力信号データの比率( $f_s$ )より小さく、圧縮比が大きい程出力データの総数は減少する。このフィルタ構成は、不要なデータを計算するために要する時間を必要なデータを計算するために使うので、フィルタの基本構成によって得られる横方向 $n$ 、縦方向 $m$ のタップ数よりも多いタップ数の出力データを効果的に計算することができ、他の場合より理想的応答により近い応答を得ることができる。

圧縮比が増大すれば(そして帯域が減少すれば)、有効なタップ数も増大し、従ってフィルタ構成の質及び能力は向上する。

数スイッチ(152)を介して係数記憶部(28B)に戻される。この方法で、重み係数の現在の合計が、データ記憶部(28A)に保持されているデジタルデータの現在の合計に対応して、係数記憶部(28B)に保持される。

必要なフィルタを通過したデジタルデータがデータスイッチ(54)によってライン(56)に供給される時、実際は縮尺手段(153)を介して供給されるのであり、縮尺手段(153)は係数スイッチ(152)を介して対応する重み係数の現在の合計も供給される。縮尺手段(153)はデジタルデータを重み係数の合計で除算する。言い換えれば、縮尺手段(153)はデジタルデータの表す信号の振幅を調整し、重み係数の各組の合計の内の1つからのいかなるずれをも補正する。

第6図のフィルタ構成の動作を例をあげながらより詳しく述べる。簡素化のために、以下の例では $4 \times 4$ の配列を用い( $n=m=4$ )、乗算器群(30)及び合計計算手段(34)は第7図に示した構成であるとする。

第6図に示すフィルタ構成は、周波数 $f_s$ ( $=1/T$ )のクロックパルスを発生するクロックパルス発生器を含んでおり、このパルスは第6図に示す種々の素子に供給され、連続するクロック期間に後述するように作動させる。

上述の標準化の問題に対処する方法を、第16図を参照して以下に述べる。第16図は第6図のフィルタ構成から制御装置(60)と関連したラインを除き去して簡単にしたものである。

第16図で、中間乗算値記憶部(28)はデータ記憶部(28A)と係数記憶部(28B)の2つの部分を備えている。更に、合計計算手段(150)、加算器(151)、データスイッチ(54)と連動する係数スイッチ(152)、及び縮尺手段(153)とを備えている。 $n \times m$ 本のライン(40)は合計計算手段(150)に接続され、合計計算手段(150)は重み係数計算器(32)によって供給される重み係数の各々を受取り、合計する。得られた合計値は、加算器(151)に供給され、中間乗算値記憶部の係数記憶部(28B)に記憶されている重み係数合計値に加算され、この合計値は係

#### 1. ゼロ/低率圧縮

縦方向圧縮比VCF及び横方向圧縮比HCFの双方の値が1:1(ゼロ圧縮)と2:1の間である時、制御手段(60)はフィルタ構成がゼロ/低率圧縮モードで作動すると判断する。制御手段(60)はこのモードの中間データスイッチ(54)を図示の位置に固定する。又、制御手段(60)は、中間乗算値記憶部(28)からのデータを加算器(48)に供給させないので、中間データは加算器(48)を通過するだけで変化しない。更に、制御手段(60)は、メモリ(32)に記憶されている16個で一組の重み係数値群から、このモードで得られる最大の圧縮の際にもフィルタの帯域が圧縮によるフライアッシングを回避できるか少なくとも最小限に留めることを保証するものを選択する。同じ組の重み係数は、連続する各クロック期間の間乗算器群(30)に供給される。

予備記憶部(22)はこのモードでは用いられない。各クロック期間に、配列記憶部(26)は $4 \times 4$ の配列の16個の入力信号サンプル、即ちデータを乗算器群(30)にロードする。フィルタ構成はこのモー

Dでは従来の2D-FIRフィルタと同じように作動し、乗算器群(30)で配列のデータが夫々の重み係数値と乗算され、乗算データは合計計算手段(34)で合計され、中間データを生成する。中間データは直接、加算器(48)、データスイッチ(54)、および縮尺手段(153)(第16図)を介し、連続して出力ライン(56)に送出される。縮尺手段(153)では、用いられた16個の重み係数の組の合計が1からそれた量を修正するための調整が行われる。従ってこのモードでは、出力データは中間データであり、入力データの周波数と同じ周波数で生成され、中間データは結合されない。連続する出力データの各々は、第17図に示すA1, A2, 及びA3のような横方向に1ワードの間隔で配置されている入力データの連続した $4 \times 4$ の配列を処理することによって得られる。

## 2. 2:1 横方向圧縮

制御手段(60)は、横方向圧縮係数RCFが2:1より大きい時(しかし3:1より小さい)、フィルタ構成をこのモードにする。

れた2つの中間データの内の、1つはデータスイッチ(54)とライン(58)を介して中間乗算値記憶部(28)に戻され、他の1つは、加算器(48)でライン(50)を介して中間乗算値記憶部(28)から戻された前の中間データと組み合わせられ、出力データ(横方向に隣接する2つの $4 \times 4$ の配列を含む $8 \times 4$ の配列にわたるフィルタ処理に対応する)を形成し、縮尺手段(153)(第16図)を通じて出力ライン(56)に送出される。制御手段(60)はデータスイッチ(54)、係数スイッチ(152)、及び中間乗算値記憶部(28)を制御し、これらの動作をさせる。縮尺手段(153)では、用いられた二組の16個の重み係数の合計が2からそれた量を修正するための調整が行われる。

前述の過程は、第18図を参照することにより簡単に理解できる。2クロック期間からなる最初のサイクルで、 $4 \times 4$ の配列A1は2度処理され(夫々異なる組の16個の重み係数で)、1組の中間データW1a, W1bを生成する。中間データW1aは、加算器(48)で中間乗算値記憶部(28)に既に記憶さ

このモードでは、 $8 \times 4$  ( $2n \times m$ )のサンプル配列にわたるフィルタ処理に対応する出力データが1つおきのクロック期間に生成される。このために同じ $4 \times 4$ の配列の16個のデータが2つの連続したクロック期間を含む1サイクルの間乗算器群(30)に供給される。しかしながら、16個の重み係数値の組は、 $4 \times 4$ の配列が $8 \times 4$ 配列の右側か左側かによって、当然変えられる。従って、制御手段(60)は、記憶装置(32)に2つの異なる組の16個の重み係数を交互のクロックサイクルの間乗算器群(30)に供給させる。勿論、重み係数値は、このモードであろうと他のあらゆるモードであろうと、圧縮によるアライアシングを防止するか少なくとも減少する制限された帯域を適用させるものである。

2つのクロック期間の終わりに、配列記憶部(26)は乗算器群(30)に、前の配列より2ワード分横方向に移されたもう1つの $4 \times 4$ の配列を供給する。この過程は無期限に続けられる。

2つのクロック期間を含む各サイクルに発生さ

れている中間データと結合され出力データを形成する。この出力データはデータスイッチ(54)を介して縮尺手段(153)と出力ライン(56)に送出される。中間データW1bはデータスイッチ(54)とライン(58)とを介して中間乗算値記憶部(28)に供給され、対応するクロック期間に出力データは発生されない。2クロック期間の次のサイクルで、 $4 \times 4$ の配列A3は、2度処理され(最初のサイクルのように夫々異なる組の16個の重み係数で)、1組の中間データW3a, W3bを生成する。中間データW3aは、加算器(48)で中間乗算値記憶部(28)に既に記憶されている中間データと結合され出力データを形成し、一方中間データW3bは中間乗算値記憶部(28)に伝送される。この過程は、次の第1表にあるように、連続するクロック期間継続する。

第 1 表

クロック 期 間	処理され る $4 \times 4$ 配 列	発生され る 中間 データ	記憶さ れる 中 間データ	結合され出力デ ータを生成する 中間データ ( $8 \times 4$ 配列に 対応)
1	A1	W1a	-	前のデータ:W1a (前のデータ:A1)
2	A1	W1b	W1b	-
3	A3	W3a	-	前のデータ:W3a (前のデータ:A3)
4	A3	W3b	W3b	-
5	A5	W5a	-	W1b+W5a (A1+A5)
6	A5	W5b	W5b	-
7	A7	W7a	-	W3b+W7a (A3+A7)
8	A7	W7b	W7b	-
9	A8	W9a	-	W5b+W9a (A5+A9)
10	A8	W9b	W9b	-

第1表から、出力データが各1つおきのクロック期間に、横方向に、フィルタの基本構成のタップ数(4個)の2倍のタップ数(8個)で生成されることがわかる。又、圧縮によって不必要となるデータ、即ち図示の配列A1, A3の間の配列に

み係数群が3クロック期間を含む1サイクルの間に順次用いられる。これは、1サイクルを構成する連続する3クロック期間に処理される3つの $4 \times 4$ の配列は $12 \times 4$ の配列の右側、中央、左側を構成するためのものであり、対応する出力データはこの $12 \times 4$ の配列を基にしているために必要なのであり、更に、 $16 \times 3$ ( $12 \times 4$ )の独立した重み係数が必要となる。

このモードで実行される処理は、下記の第2表からよりよく理解されよう。

基づく出力データは発生されず、これらの不必要なデータを発生するのに要する時間を、他のデータと結合する中間データを発生するのに使用し、それによって $8 \times 4$ の配列を基本とした出力データを形成することができる。

又、第1表の右側のコラムから、このモードでは中間乗算値記憶部(28)で使用される記憶容量は2つの中間データまたはサンプルに必要な量と同じであることがわかる。

### 3. 3:1 横方向圧縮

制御手段(60)は、横方向圧縮比HCFが3:1以上の時、フィルタ構成をこのモードに切り換える。

このモードでは、 $12 \times 4$ ( $3n \times m$ )のサンプル配列でのフィルタ処理に対応する出力データを3クロック期間に一度生成する。モード2とは反対に、異なる $4 \times 4$ の配列の入力データまたはサンプルが各クロック期間に乗算器群(30)に供給され、連続する配列は、モード1のように、横方向に1ワードの間隔をおいて配置されている。しかしモード1とは反対に、異なる3組の16個の重

第 1 表

クロック 期 間	処理され る $4 \times 4$ 配 列	発生され る 中間 データ	記憶さ れる 中 間データ	結合され出力デ ータを生成する 中間データ ( $8 \times 4$ 配列に 対応)
1	A1	W1	W1	-
2	A2	W2	W2	-
3	A3	W3	-	前2つのデータ:W3 (前2つのデータ:A3)
4	A4	W4	W4	-
5	A5	W5	W5	-
6	A6	W6	-	前のデータ:W2+W6 (前のデータ:A2+A6)
7	A7	W7	W7	-
8	A8	W8	W8	-
9	A9	W9	-	W1+W5+W9 (A1+A5+A9)
10	A10	W10	W10	-
11	A11	W11	W11	-
12	A12	W12	-	W4+W8+W12 (A4+A8+A12)

第2表からわかるように、クロック期間1-3、4-6、7-9等は、出力データの基となる $12 \times 4$ の配列の右側、中央、左側の夫々に対応する $4 \times 4$ の配列が処理されるサイクルに対応している。

第2表から、出力データが各3クロック期間に一回、横方向に、フィルタの基本構成のタップ数(4個)の3倍のタップ数(12個)で生成されることがわかる。

又、第2表の右側のコラムから、このモードでは中間乗算値記憶部(28)で使用する記憶容量は5つの中間データまたはサンプルに必要な量と同じであることがわかる。

最後に、第2表から、このモードでは制御手段(60)は改個の中間データを以前の中間データに加算し、得られた合計値を次に発生された中間データに加算して、出力データを発生する。例えば、W1はW5に加算され、加算値は記憶され後にW9に加算され出力データを生成する。W1とW5は、W5が発生された時にW1を中間乗算値記憶部(28)から加算器(48)に逆転送して、加算器(48)内で加算するこ

とができ、この合計値はデータスイッチ(54)によって直接記憶部(28)に戻される。このような中間データの中間合計は、本モードより大きな横方向圧縮比の時にも勿論必要である。

#### 4. より大きな横方向圧縮

上述のモード2及び3で述べた技法は、横方向圧縮係数HCFがもっと大きな値の場合にも対応することができる。HCF値が増大してフィルタ構成が別のモードに入るしきい値は自由に選択することができる。HCF値が1増えるごとに別のモードにすることも可能である。しかし、特にNより大きな値に対しては、それ程頻繁にモードを変えないようにすることも可能である。例えば、フィルタ構成の帯域が以前の(より広い)帯域の値に対して $1/8$ に減少されるようにHCF値が増加するごとに異なるモードになるようにしてもよい。

横方向圧縮のみの場合、中間乗算値記憶部(28)の必要とする記憶容量は最小となる。これは、一般的にあるラインの長さよりかなり短い時間に対して特定の中間乗算値(中間データ)だけを記憶

すればよいからである。以下に説明するように、縦方向圧縮のばあいには中間乗算値記憶部(28)の必要とする記憶容量はより大きくなる。

#### 5. 2:1縦方向圧縮-横方向圧縮なし

制御手段(60)は、縦方向圧縮係数VCFが2:1より大きく(しかし3:1より小さい)、且つ横方向圧縮係数HCFが2:1より小さいことを判別した時、フィルタ構成をこのモードに切り換える。

このモードのフィルタ構成は、2:1横方向圧縮に非常に近い動作をするが、各出力データが横方向に隣接する $4 \times 4$ の配列を含む $8 \times 4$ の配列(例えば、第18図の配列A1とA5)ではなく、縦方向に隣接する2つの $4 \times 4$ 配列を含む $4 \times 8$ ( $n \times 2m$ )の配列(例えば、第19図の2つの配列A(1,1)とA(1,5))を基準にしている点で異なる。縦方向に隣接した $4 \times 4$ の配列は複数のライン(複数のクロック期間ではなく)によって隔てられているので、縦方向圧縮の場合のフィルタ構成の動作は、横方向圧縮の場合の動作とは3つの観点で異なる。第一に、記憶装置に送られる中間データ

即ち中間乗算値を計算するために用いられる間隔は、多数のライン全体を含む。(従って、2:1縦方向圧縮の場合、一つおきのラインの間に出力データは生成されない。)第二に、中間乗算値は一本のライン全体に対して発生されるので、中間乗算値記憶部(28)は少なくとも1ライン分の容量がなくてはならない。(実際このモードでは少なくとも2ライン分必要である。)第三に、(以下に説明するが)フィルタは4本のラインのグループを運る2本の経路を作るので、予備記憶部(22)は、現在の処理の間に入力された次の処理に用いられる信号を蓄積するためのバッファとしての役割も果たさねばならない。

このモードでのフィルタ構成の動作を、第19図を参照しながら説明する。フィルタ構成は、第19図に示される配列A(1,1)、A(2,1)、A(3,1)等、即ち横方向に1クロック期間(1データまたはサンプル)ずつ増加して第19図のライン1-4までシフトすることによって得られた配列を処理する。この処理の間、出力データの基準となる下半分の4

× 8 の配列に対応する16個の並み係数群が各クロック期間に用いられる。各クロック期間に生成された中間データは、縦方向に隣接する4×4の配列に対応する中間データと結合され、4×8の配列を基にした出力データを生成する。従って、このモードでは1本のライン全体に及ぶので、出力データは各クロック期間ごとに生成される。

フィルタは同一配列(ライン1-4)を再度処理するが、 $4 \times 8$ の配列の上半分に対応する16個の重み係数値群を用いる。この処理で得られた全ての中間データは1ライン全体に対応し、中間乗算値記憶部(28)に記憶され、出力データは生成されない。

フィルタは、次にラインを2本飛び越えて、第19図のライン3-6に対して同様な処理を2度行い(配列A(1,3)から始める)、再度1ライン期間記憶しておく(出力データではない)中間データを生成し、別のライン期間の各クロック期間に出力データを生成する。

次に、フィルタは更にラインを2本飛び越して、

れた)の連続ラインのどれに属するかを示す。  
「a」(小計)に続く文字「a」または「b」は、  
上述の2回の処理動作の内のどちらで中間データ  
のラインが生成されたかを示す。即ち、そのライン  
が $4 \times 8$ の配列の上半分と下半分のどちらに対応  
する中間データを含むのかを示す。(同様な方法  
は以下に現れる第4~6表でも用いられる。)従  
って、例えば出力データの第1ラインは小計  
(中間データのライン)l1aa,l1abを結合するこ  
とによって形成される。これは第19図を参照する  
と、小計l1aは配列A(1,1)等(ライン1~4)を  
 $4 \times 8$ の配列の上半分に対応する重み係数群で処  
理することによって形成された中間データを含み、  
小計l1abは配列A(1,5)等(ライン5~8)を $4 \times$   
8の配列の下半分に対応する重み係数群で処理す  
ることによって形成された中間データを含む。

第19図のライン4-8に対して同様な処理を2度  
行い(配列A(1,3)から始める)、以下同様に続け  
る。

上述の説明から、中間乗算値記憶部(28)は一度に2ライン以上の記憶容量が必要であることがわかる。又、予備記憶部(22)は他のデータの処理中に入力されるデータを記憶するために少なくとも1ライン分の記憶容量を必要とすることもわかる。例えば、ライン1-4に対して行われる2度目の処理の間、ライン5が入力され、ライン3-6に対して行われる次の2回の処理で用いるために記憶される。(ライン6は入力時に、配列記憶部(26)の適切なライン記憶部に直接供給することができる。これについては後に詳しく述べる。)このモードの動作は次の第3表によってより明瞭に理解されよう。第3表で符号「L」(ナンバー)aa(またはab)は上述のように生成された中間データ(小計)のラインを示す。「L」(ライン)に続く番号は中間データのラインが出力データ(中間データのラインのデータを結合して形成さ

ライン番号	予備試験 (2)に合格 されるライ ン	総試験部 (3)により 試験される ライン	9 発生する 小計	発生した 小計は其の おける割合	発生する 箇所が 一ヶ所か?	発生する 箇所が 複数ある 場合
1						L1sa
2						
3						
4		1, 2, 3, 4			YES	
5	5	1, 2, 3, 4	L1sa			
6		3, 4, 5, 6			YES	
7	7	3, 4, 5, 6	L2sa			L2sa
8		5, 6, 7, 8	L1sb		YES	L2sa
9	9	5, 6, 7, 8	L3sa			L3sal2sa
10		7, 8, 9, 10	L2sb		YES	L3sa
11	11	7, 8, 9, 10	L4sa			L4sal3sa
12		9, 10, 11, 12	L3sb		YES	L4sa



第3表から、このモードにおいてこの構成でいかなるラインにも必要なライン記憶容量の最大値は、予備記憶部(24)に1ライン分、配列記憶部(26)に4ライン分、中間乗算値記憶部(28)に2ライン分で、合計7ライン分の容量となる(例えば、ライン9、及び11を見よ)。従って、1ライン分の容量があれば、 $4 \times 4$ 配列の基本構成を有するフィルタを $4 \times 8$ 構成の効果を持つフィルタ構成に変更することができる。

#### 6. 2:1 横方向及び縦方向圧縮

制御手段(60)は、縦方向圧縮係数と横方向圧縮係数の双方が2:1より大きく3:1より小さいことを判別した時、フィルタ構成をこのモードにする。

このモードでは、出力データは4つの隣接した $4 \times 4$ の配列、例えば第20図の $A(1,1)$ 、 $A(5,1)$ 、 $A(1,5)$ 、 $A(5,5)$ 、に対応する $8 \times 8$ の配列を基本にする。モード5(2:1 横方向圧縮、横方向圧縮なし)のように、一本おきのラインで出力データは生成されない。他のラインではモード2(2:1横方向圧縮)のように、1つおきのクロック期間で出

力データは生成される。従って、このモードはモード2と5の組合せを含んでおり、例えば次のように機能する。モード5のようにライン1-4は2回処理される。しかしながら、モード5とは逆に、このモードで処理される配列は配列 $A(1,1)$ 、 $A(2,1)$ 、 $A(3,1)$ 等の全てではない。代わりに、モード2のように1つおきの配列 $A(1,1)$ 、 $A(3,1)$ 、 $A(5,1)$ 等が処理される。これらの各配列は夫々異なる2組の16( $4 \times 4$ )個の重み係数群で2度処理され、2つの中間データを生成する。モード5と同じようにライン1-4は2度処理される。従って、このような $4 \times 4$ の配列の各々は4つの対応する出力の基本となる4つの $8 \times 8$ の配列の夫々異なる部分に対応するので、1つおきの $4 \times 4$ の配列 $A(1,1)$ 、 $A(3,1)$ 等の各々は4つの異なる重み係数群で4度処理される。

フィルタ構成が最初にライン1-4を処理する時の動作を考える。上述のように、各1つおきの配列は2度処理され(2つの連続したクロック期間またはサイクル)、2つの中間データを生成する。

これらの中間データ即ち中間乗算値の内の1つは加算器(48)によって中間乗算値記憶部(28)から戻され記憶されていた中間乗算値と加算され出力データを生成する。中間乗算値記憶部(28)は、出力データの基本となる $8 \times 8$ の配列の3/4に対応する3つの中間乗算値の合計を記憶している。もう1つの中間データは、中間乗算値記憶部(28)から戻され記憶されていた中間乗算値(出力データの基本となる $8 \times 8$ の配列の上半分に対応する前に得られた2つの中間乗算値の合計)と加算され、その合計、即ち加算によって得られた中間乗算値は中間乗算値記憶部(28)に戻される。この中間乗算値は2クロック期間後に中間乗算値記憶部(28)から取り出され、新しく発生された中間乗算値に加算され、上述のような出力データを生成する。従って、このモードでは1つおきのクロック期間に1つの出力データを生成する。

次に、フィルタ構成が二度目にライン1-4を処理する時の動作を考える。再び各1つおきの配列が二度処理され(2つの連続したクロック期間ま

たはサイクル)、2つの中間データを生成する。これらの中間データの各々は、中間乗算値記憶部(28)に送られ、2クロック期間後に取り出され、新しく発生された中間データと加算され、再び中間乗算値記憶部(28)に送られ記憶される。このように、モード5のように二度目の処理動作では出力データは生成されない。又、同じくモード5のように、動作の終了時に中間乗算値記憶部(28)はこの処理によって生成された、1ライン当たりのサンプルの数と等しい数の中間乗算値を記憶している。しかしながら、モード5では記憶された中間乗算値の各々が出力データの基本となる $4 \times 8$ の配列の上半分( $4 \times 4$ )に対応しているのに対し、このモードでは記憶された中間乗算値の各々が出力データの基本となる $8 \times 8$ の配列の上半分( $8 \times 4$ )に対応している。(尚、縦方向及び横方向に2:1の圧縮を行う場合に中間乗算値記憶部(28)に要求される記憶容量は、縦方向のみに2:1の圧縮を行う場合と同じである。)

3ライン後、ライン5-8が初めて処理される時、

ライン1-4 が2度目に処理された時に生成された中間乗算値が中間乗算値記憶部(28)から取り出され、ライン1-4 に対して最初に行われた処理について上述したのと同じように、出力データの生成に用いられる。即ち、各中間乗算値( $8 \times 8$ の配列の上半分に対応する)は呼び戻され、新しく発生された中間乗算値に加算され、 $8 \times 8$ の配列の3/4に対応する新しい中間乗算値を生成する。この新しい中間乗算値は、中間乗算値記憶部(28)に送られ2クロック期間後に取り出され、新しく発生された中間乗算値と加算され出力データを生成する。上述の原理は必要な変更を加えてより大きい度合の縦方向及び横方向の圧縮に適用することができる。従って、2:1以上の縦方向圧縮について述べる下記の例は付随する横方向圧縮については述べない。

以前に示したように、縦方向及び横方向に2:1の圧縮を行うのに必要な中間乗算値記憶部(28)の記憶容量は2:1の縦方向のみの圧縮を行う時に必要な記憶容量より大きくない。従って、縦方向及

び横方向に2:1の圧縮を行う場合、必要な記憶容量は、2:1の縦方向圧縮のみを行うのに必要な7ライン分の容量を超えることはない。このことは、以下に述べる2:1以上の比率の縦方向圧縮の場合にも適用できる。これらのどの場合においても、縦方向圧縮に横方向圧縮を加えても、以下にあげる例に示される記憶容量の総数を超える記憶容量を必要とすることはない。

#### 7. 3:1 縦方向圧縮

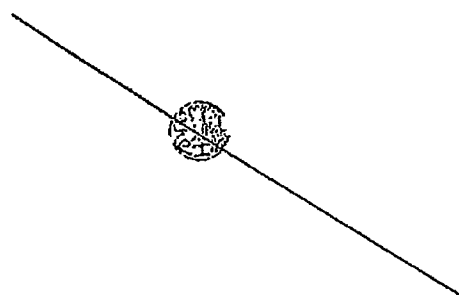
制御手段(60)は、縦方向圧縮係数VCFが3:1より大きいことを判別した時、フィルタ構成をこのモードにする。

この場合、 $4 \times 12$ の配列(各々縦方向に隣接する3つの $4 \times 4$ 配列によって形成される)を基にした出力データが3ラインに1回のみ生成され、他のラインの時は出力データは生成されない。出力データが生成されるラインでは、2:1以下の横方向圧縮の場合各クロック期間で1つのデータが生成され、2:1以上の横方向圧縮の場合各クロック期間でそれ以下のデータが生成される。後者の

場合、出力配列の横方向のサイズは勿論4の倍数である。

このモードでは、(モード5のように)4ラインの各グループをフィルタに2度入力信号の連続する2本のラインに対して供給し、2本のラインを飛び越す必要がないので、予備記憶部(24)は必要ない。その代わりに、配列記憶部(26)から乗算器群に供給される4本のラインは、入力信号の各ラインに対してライン1本増加される。

このモードの作動は次の第4表からよりよく理解されよう。



ライン番号	配列記憶部(26)に読み込まれる	乗算器群に供給される配列の小計	縦方向圧縮係数VCFが3:1より大きい	出力データが生成される	中間乗算値記憶部(28)に書き込まれる	出力データが生成される
1	1,2,3,4	L1a	YES		L3a	
2	2,3,4,5	L2a			L2b	
3	3,4,5,6	L1b	YES		L2b	
4	4,5,6,7	L3a			L3a	
5	5,6,7,8	L2b	YES		L2b	
6	6,7,8,9	L1c			L1c	
7	7,8,9,10	L3b			L3b	
8	8,9,10,11	L2c	YES		L2c	
9	9,10,11,12	L1d			L1d	
10	10,11,12,13	L3c			L3c	
11	11,12,13,14	L2d	YES		L2d	
12	12,13,14,15	L1e			L1e	
13	13,14,15,16	L3d			L3d	
14	14,15,16,17	L2e	YES		L2e	
15	15,16,17,18	L1f			L1f	
16	16,17,18,19	L3e			L3e	
17	17,18,19,20	L2f	YES		L2f	
18	18,19,20,21	L1g			L1g	
19	19,20,21,22	L3f			L3f	
20	20,21,22,23	L2g	YES		L2g	
21	21,22,23,24	L1h			L1h	

第4表からわかるように、各出力データが4×4の配列を基にしているの、制御手段(60)はある小計(中間データのライン)を以前に発生され記憶されている小計に加算し、この結果できた小計を次に発生される小計に加算して、出力データのラインを発生する。例えば、出力ライン3では、L3saが発生されライン10に記憶される。次にL3sbが発生され(ライン14)、モード6のようにL3sbが発生される時そのデータがL3saのデータに加えられる。しかし、モード5とは反対に、結果として生じた小計(L3sa+L3sb)は出力ライン(56)から出力されず、代わりにデータスイッチ(54)によって記憶部に転送される。L3scがライン18に発生されると、小計(L3sa+L3sb)が記憶部(28)から呼び戻され、そのデータがL3scに加算され出力ライン3を生成する。このような中間小計の中間合計は、縦方向圧縮係数が本モードより大きい時にも勿論必要である。

第4表から、このモードにおいてこの構成でいかなるラインにも必要なライン記憶容量の最大値

は、配列記憶部(26)に4ライン分、中間乗算値記憶部(28)に3ライン分で、合計7ライン分の容量となる。従って、7ライン分の容量があれば、4×4配列の基本構成を有するフィルタを4(最低)×12構成の効果を持つフィルタ構成に変更することができる。

#### 8. 4:1縦方向圧縮

制御手段(60)は、縦方向圧縮係数VCFが4:1より大きいことを判別した時、フィルタ構成をこのモードにする。

この場合、4×16の配列(各々縦方向に接続する4つの4×4配列によって形成される)を基にした出力データが4ラインに1回のみ生成され、他のラインの時は出力データは生成されない。出力データが生成されるラインでは、2:1以下の横方向圧縮の場合各クロック期間で1つのデータが生成され、2:1以上の横方向圧縮の場合各クロック期間でそれ以下のデータが生成される。後者の場合、出力配列の横方向のサイズは勿論4の倍である。

このモードでは、予備記憶部(24)が必要であり、入力信号の3ライン以上を一時的に記憶できなければならない。このモードでは4ラインの各グループが4回フィルタを通過し、配列記憶部(26)は4ライン先にジャンプするため、介在する3ラインを一時的に記憶しなければならないので、上述の容量が必要となる。

このモードの作動は次の第5表からよりよく理解されよう。

ライン番号	予備記憶部(24)に記憶されるライン	記憶部(26)に記憶される小計	発生される小計	出力データが生成されるライン	出力データの値	出力データの値
1	1	L1sa	none			
2	2					
3	3					
4	4					
5	5	L1sb	none			
6	6					
7	7					
8	8					
9	9	L2sa	none			
10	10					
11	11					
12	12					
13	13					
14	14					
15	15					
16	16					
17	17	L2sb	none			
18	18					
19	19					
20	20					
21	21					
22	22					
23	23					
24	24					

第5表から、このモードにおいてこの構成でいかなるラインにも必要なライン記憶容量の最大値は、予備記憶部(24)に3ライン分、配列記憶部(26)に4ライン分、中間乗算値記憶部(28)（例えばライン19）に3ライン分、または予備記憶部(24)に2ライン分、配列記憶部(26)に4ライン分、中間乗算値記憶部(28)（例えばライン18）に4ライン分、いずれの場合でも合計10ライン分の容量となる。従って、10ライン分の容量があれば、 $4 \times 4$ 配列の基本構成を有するフィルタを4（最低） $\times 16$ 構成の効果を持つフィルタ構成に変更することができる。

### 9. 縦方向圧縮

削減手段(80)は、縦方向圧縮係数VCFが8:1より大きいことを判別した時、フィルタ構成をこのモードにする。

この場合、 $4 \times 32$ の配列（各々縦方向に隣接する8つの $4 \times 4$ 配列によって形成される）を基にした出力データが8ラインに1回のみ生成され、他のラインの時は出力データは生成されない。出

力データが生成されるラインでは、2:1以下の横方向圧縮の場合各クロック期間で1つのデータが生成され、2:1以上の横方向圧縮の場合各クロック期間でそれ以下のデータが生成される。後者の場合、出力配列の横方向のサイズは勿論4の倍数である。

このモードでは、モードBのように、4ラインの各グループが4回フィルターを通過し、配列記憶部(26)は4ライン先にジャンプするので、予備記憶部(24)はモードBと全く同じ動作をする。

このモードの作動は次の第6表からよりよく理解されよう。予備記憶部(24)に記憶されているラインは、上述のモードBと同一であり、従って第5図に示されているものと同一なので、第6表では省略されている。更に簡素化のために、新たに発生された小計に加算される既に得られた小計のことも、それらの起源が明らかなので、第6表から省略されている。このモードの作動は次の第6表からよりよく理解されよう。

ライン番号	配列により発生されるライン	第5表に記述される出力データ？	中間乗算値記憶部(28)に記憶される小計
1			
2			
3			
4			
5			
6			
7			
8			
9			
10			
11			
12			
13			
14			
15			
16			
17			
18			
19			
20			
21			
22			
23			
24			
25			
26			

ライン番号	配列により発生されるライン	第6表に記述される出力データ？	中間乗算値記憶部(28)に記憶される小計
27			
28			
29			
30			
31			
32			
33			
34			
35			
36			
37			
38			
39			
40			
41			
42			
43			
44			
45			
46			
47			
48			
49			
50			
51			
52			

第6表からわかるように、予備記憶部(24)の内容が第5表と同じであることを念頭において、予備記憶部(24)に必要な最大記憶容量はモード8と同様10ライン分である。

従って、10ライン分の容量があれば、 $4 \times 4$ 配列の基本構成を有するフィルタを4(最低) $\times 32$ 構成の効果を持つフィルタ構成に変更することができる。

#### 10. 更に大きい比率の縦方向圧縮

モード5-9で述べた技法は更に大きい縦方向圧縮比率VCFにも適用することができる。モード8及び9で必要とされた10ライン分の最大記憶容量は最大値即ち天井値であることは特に大切なことである。つまり、縦方向圧縮比率がさらに大きくなっても、10ライン分以上の記憶容量は必要でない。又、上述のように横方向圧縮には中間乗算値の記憶容量を付け加える必要がないので、現在のフィルタ構成で、天井値である10ライン分の記憶容量以上に増加することなく、無限に大きな縦方向及び横方向圧縮係数にも対処することができる。

部は實際上シフトレジスタとして作動し、入力信号の1ライン当たりのサンプル数(例えば864個)と同じ数のステージを有する。各ステージは入力信号のサンプル当たりのビット数(例えば8ビット)と同数のビットを処理することができる。

予備記憶部(24)はライン記憶部LS1-LS3で構成されて示されている。入力画像信号ライン(20)はライン記憶部LS1の入力に接続されている。ライン記憶部LS1の出力はライン記憶部LS2の入力に接続され、ライン記憶部LS2の出力はスイッチSW1を介してライン記憶部LS3の入力に接続可能とされている。従って、スイッチSW1がライン記憶部LS1-LS3を連続して接続する位置にすると、入力サンプルはこれらに転送され、入力信号の3本のラインの間、これらの3本のラインはライン記憶部LS1-LS3に記憶される。

配列記憶部(26)はライン記憶部LS4-LS7で構成されている。これらの内の3個LS4-LS6は、予備記憶部(22)のライン記憶部LS1-LS3にメモリマップされており、必要な際にライン記憶部LS1-LS3

る。

縦方向圧縮係数VCFが増大してフィルタ構成が別のモードに入るしきい値は自由に選択することができる。VCF値が1増える毎に別のモードになることも可能である。しかし、特にNより大きな値に対しては、それ程頻繁にモードを変えないようにすることも可能である。例えばフィルタ構成の帯域が以前の(より広い)帯域の値に対して1/8に減少されるようにVCF値が増加する毎に異なるモードになるようにしてもよい。

横方向及び縦方向圧縮係数は互いに独立して変えることができる。従って、DVB装置が要求する横方向(または縦方向)圧縮係数に対して、フィルタ構成はDVB装置が要求するいかなる縦方向(または横方向)圧縮係数にも適切に 대응する。

メモリ(22)を具体的に構成する一方法を第21図を参照しながら次に説明する。

上述のように、メモリ(22)は最大10ライン分の記憶容量を含んでいなければならない。これらは第21図にLS1-LS10と示されている。各ライン記憶

の内容をライン記憶部LS4-LS6にメモリマップすることができる。配列記憶部(26)のライン記憶部LS7は入力画像信号ライン(20)に直接接続されている。これは先にモード5及び8で説明したように、第4ラインを直接配列記憶部に供給するために最大3ラインを一時的に記憶する必要があるからである。

中間乗算値記憶部(28)は、3個のライン記憶部LS8-LS10を連続して接続して構成されており、データスイッチ(54)からライン(58)に送られた小計(中間乗算値のライン)がこの3個のライン記憶部内をシフトするようになっている。中間乗算値記憶部(28)の最後のライン記憶部LS8の出力は、スイッチSW2を介して乗算器(48)に通じるライン(50)に接続可能とされている。ライン記憶部LS8の出力は更にスイッチSW1を介して、予備記憶部(24)のライン記憶部LS3に接続可能であり、またライン記憶部LS3の出力はスイッチSW2を介してライン(50)に接続可能である。スイッチSW1, SW2はライン(62)を介して制御手段(60)によって作動

される。

・スイッチSH1, SH2 を設けた理由は、上述のモード8の記載から理解できよう。モード8の記載で示したように、あるライン(例えばライン19)では予備記憶部(24)に3ライン分、また中間乗算値記憶部(28)にも3ライン分の記憶容量が必要となる。一方、ほかのライン(例えばライン18)では、予備記憶部(24)に2ライン分、また中間乗算値記憶部(28)にも4ライン分の記憶容量が必要となる。即ち、予備記憶部(24)には最大3ライン分、また中間乗算値記憶部(28)には最大4ライン分の記憶容量が必要であるが、ある特別のラインの間ではこれら2個の記憶部に必要な全記憶容量は7ライン分ではなく、6ライン分である。

勿論、予備記憶部(24)に3ライン分、中間乗算値記憶部(28)に4ライン分の容量を設けることは可能である。しかし、このことはメモリー(22)に11ライン分の容量を使うことになる。全記憶容量を10ライン分に減少することによってメモリーにかかる費用を節約するため、必要に応じてライン

記憶部LS3を制御手段(60)によって予備記憶部(24)と中間乗算値記憶部(28)とに切り換えるようにしている。従って、スイッチSH1, SH2 の第1の位置ではライン記憶部LS3 は第21図に示すように予備記憶部(24)の一部となり、第2の位置では中間乗算値記憶部(28)の一部となる。第1の位置では、ライン記憶部LS2 の出力はライン記憶部LS3 の入力にスイッチSH1 を介して接続され、またライン記憶部LS8 はスイッチSH2 を介してライン(50)に接続される。第2の位置では、ライン記憶部LS3 はスイッチSH1 を介してライン記憶部LS8-LS10と連続的に接続され、ライン記憶部LS3 の出力はスイッチSH2 を介してライン(50)に接続される。

上述の説明から、モード8及び9の場合の第6図に示すメモリー(22)の機能は明白であろう。又、第6図に示すメモリー(22)はモード5及び7の場合に制御手段(60)によって作動されるスイッチ(図示せず)を設けることによって、これらのモードでは必要ない部分を切り離せることも明白であろう。

以上の記載からわかるように、圧縮比率または応答が大きい程上述のフィルタ構成の機能は高くなり、効率もよくなる。これは圧縮係数の増加に伴いタップの数が事実上増加することによる。このフィルタ構成の利点の基本的な形は、横方向及び縦方向のゼロ/低圧縮モード(モード1)における最大圧縮比で、即ち2:1圧縮モードに移行する少し手前の圧縮比で防止できるアライアシング要素の量によって決まる。なぜなら、この状態のフィルタ構成は最も基本的な形態となっているからである。一方、利点は基礎となる配列のサイズが大きい程増大するという意味から、利点は基礎となる配列のサイズによって決まる。上述の具体例では、基礎となる配列のサイズを $4 \times 4$

( $m=n=4$ )とした。しかし、 $2 \times 2$ 以上の基礎配列サイズを用い、 $n$ 及び $m$ (夫々配列の横方向及び縦方向のサイズを示す)を異なる数にしても、本発明の範囲を逸脱しない。

上述のように、第5-21図を参照して述べた2D-PFRフィルタはデジタルビデオ効果(DVE)装置の

形態の圧縮手段と共に用いられるものである。同じく上述のように、DVE装置は横方向及び縦方向圧縮係数を画像全体(例えば、テレビ信号1フィールド)にわたって変化させるように要求することもある。この場合、DVE装置によって処理された画像信号の様々な部分に対して圧縮係数を変化させるようなビデオ効果が望ましい。このような場合、フィルタ構成の特性のダイナミック制御と呼ばれる方法を行うのが望ましい。

勿論、予備記憶部(24)または配列記憶部(26)に記憶されていないサンプルに対する圧縮を行うことは不可能である。これは次の2つ結果を生む。

(1) フィルタ構成は基本配列サイズに応じた可変時間遅れを生じる。即ち、 $4 \times 4$ フィルタに $4:1$ で縦方向に圧縮をかけると、中間乗算値(小計)を計算するのにかかる時間のために12ライン分の遅れを生じる。このフィルタ構成そのままでは3ライン分同時に出力を生成する。出力データ即ちサンプルの観点から、 $4:1$ 縦方向圧縮に用いられる $4 \times 16$ の配列の上部の $4 \times 4$ の配列にあ

る入力サンプルは、通常1.5ライン後、即ち第1ライン及び第4ラインの中間に出力されることを期待するであろう。この状態は圧縮比率が大きくなる程更に悪くなる。例えば、6:1の圧縮では、サンプルは7.5ライン後に出力されることを期待されるのに対し、60ラインの遅れをフィルタに生じてしまう。

(II) 中間乗算値の計算のタイミングを調整することに関して、初めに1:1 (モード1) の圧縮係数を通し、従って以前に得られた中間乗算値を全てクリアせずに、縦方向と横方向に奇数及び偶数の圧縮係数を交替することは実用的でない。

第22及び23図は、第6図に示す2D-FIRフィルタの改良例であり、上記(1)の発生する遅れを修正できる。

第22図に示す2D-FIRフィルタは、出力ライン(56)がライン(82)を介して制御手段(60)によって制御される可変遅延記憶装置(80)に接続され、フィルタ構成の出力信号が可変遅延記憶装置(80)からの出力ライン(84)に得られる点を除いて、第6

図に示す2D-FIRフィルタに対応している。可変遅延記憶装置(80)は、ライン(56)上の出力信号をフィルタ構成の動作モードに応じた量(従ってフィルタ構成の伝達遅れ)だけ遅らせ、選択したモードには関係なくライン(20)上の入力信号とライン(84)上の出力信号との間に常に所定の遅れが生じるようにする。

第23図に示す2D-FIRフィルタ構成は、第6図に示す2D-FIRフィルタに対応しているが、次のような変更がある。出力ライン(56)はフィールド記憶装置(86)に接続される。フィールド記憶装置(86)はDVE装置のフィールド記憶装置でもよく、フィルタを通過後の画像信号がこれに供給される。メモリ(22)はライン(80)上の入力アドレスが供給されるアドレス記憶装置(88)を含む。アドレス記憶装置(88)はライン(92)を介して制御手段(60)によって制御される。アドレスはアドレス記憶装置(88)からライン(94)を介してフィールド記憶装置(86)に供給される。

第23図の構成では、DVE装置によって発生される遅れも同時に作動するように、拡張してもよい。

本発明は、更に、中間乗算値をリサイクルする機能を持たないフィルタ構成や、サンプル配列サイズが可変のフィルタ構成や、一般的に画素を逐次連続するデジタルデータを各信号を二次元でフィルタを通過させる経路器として作動するフィルタ構成にも適用することができる。

添付図面を参照しながら本発明の実施例を述べたが、本発明はこれらの実施例に正確に限定されるものではなく、添付の特許請求の範囲に定義されている本発明の範囲を逸脱せずに種々の変形実施が当業者によって行われ得ることは理解されよう。

(発明の効果)

以上述べたように、本発明によるフィルタ構成は、従来の2D-FIRフィルタ構成に比べ、記憶装置の記憶容量を場合によっては致密減少することができる。従って、記憶されるべき重み係数データ

たフィールド記憶装置のアドレス情報は、DVE装置によってライン(90)を介してアドレス記憶装置(88)に送られる。制御手段(60)は、対応する出力サンプルがライン(56)を通過してフィールド記憶装置(86)に供給されると、各フィルタ配列(出力サンプル毎に1度)の中央点を判別し、ライン(94)を介して供給された完全に一致したアドレスをフィールド記憶装置(86)に記憶するように作動する。アドレスは用いられていない中間乗算値と考えることができ、必要な記憶容量は実際上4ライン分である。フィルタ全体の遅れは、フィルタ構成の有効配列サイズが大きくなると、フィールド期間の観点から益々になってくる。しかしながら、最も大きい配列はフィールド全体のデータに対してのみ必要となるのであり、1フィールド期間よりはるかに短い期間でこれを得ることができるので、これ以上の遅れ補償は必要ない。

上述のフィルタ構成の全体的な動作は、本出願人のイギリス特許88-1-2 172 167に記載されているように、欠如したアドレスを補うための補間

置は、事実上、二次元フィルタ配列ではなく、一次元フィルタ配列のそれに相当する。

図面の簡単な説明

第1図は、周波数領域におけるサンプル画像信号の周波数応答、即ち振幅と周波数 (Hz) の関係を示すグラフであり、画像の圧縮によってアライアシングが起こる様子を示す線図、第2図A-Dは、圧縮手段の前に用いてアライアシングを防止するために信号の帯域を減少させる理想的フィルタを夫々1:1, 2:1, 3:1, 100:1の圧縮係数の場合に用いた際の振幅/周波数特性を示す線図、第3図は、空間領域における2D-FIRフィルタの二次元帯域を示す線図、第4図は、サンプリングされた画像信号を構成するサンプルを配列の形状に示す線図、第5図は、従来の2D-FIRフィルタを通過させた後の画像信号のサンプルを示す第4図に対応する図で、フィルタを通過した配列の内の圧縮手段が必要とするサンプルだけを示す線図、第6図は、本発明の2D-FIRフィルタ構成を示すブロック図、第7図は、第6図のフィルタ構成の乗算器群と合計

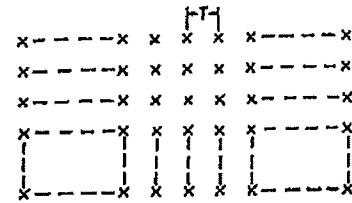
計算手段とを詳細に示す構成図、第8図は、2D-FIRフィルタの重み係数値を示す線図、第9図は、第8図に対応する円筒形ウィンドウフィルタの特性を示す線図、第10図は、2D-FIRフィルタの重み係数値を示す線図、第11図は、第10図に対応するハミングウィンドウフィルタの特性を示す線図、第12図は、重み係数値を得るのに必要な半径の計算を表す図、第13図は、半径の計算をする回路のブロック図、第14図は、第6図のフィルタ構成の重み係数配列プロセッサのブロック図、第15図は、第6図の2D-FIRフィルタ構成を具体的に示した図で、第7図に対応するブロック図、第16図は、第6図のフィルタ構成の重み係数標準化回路を更に詳細に示したブロック図、第17図は、ゼロ/低率圧縮モードの時の第6図のフィルタ構成による入力信号のサンプルの処理を示す線図、第18図は、2:1横方向圧縮モードの時の第6図のフィルタ構成による入力信号のサンプルの処理を示す線図、第19図は、2:1縦方向圧縮モード (横方向圧縮無) の時の第6図のフィルタ構成による入力信号

のサンプルの処理を示す線図、第20図は2:1横方向及び縦方向圧縮モードの時の第6図のフィルタ構成による入力信号のサンプルの処理を示す線図、第21図は、第6図の2D-FIRフィルタ構成のメモリを詳細に示すブロック図、第22及び23図は、夫々本発明を実施した別の2D-FIRフィルタ構成を示すブロック図である。

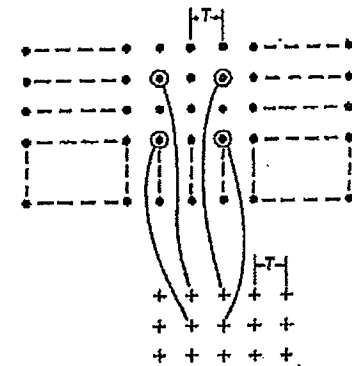
図中、(22)はメモリ、(24)は予備記憶部、(26)は配列記憶部、(28)は中間乗算値記憶部、(30)は乗算器群、(32)は重み係数計算器、(34)は合計計算手段、(54)はデータスイッチ、(60)は制御手段である。

代理人 伊 藤 良

同 松 隈 秀 彦

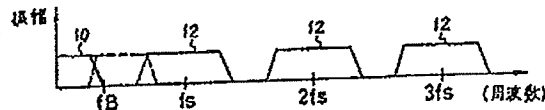


サンプリングされた画像信号  
第4図



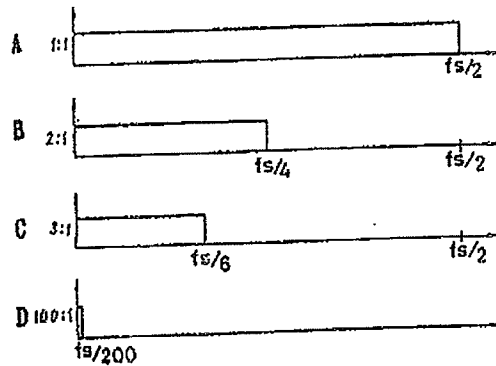
従来の2D-FIRフィルタ通過後の  
画像信号  
第5図





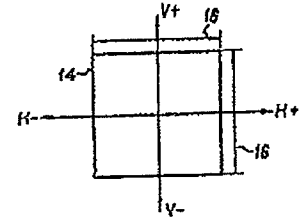
周波数領域におけるサンプル信号の  
同波数応答

第 1 図



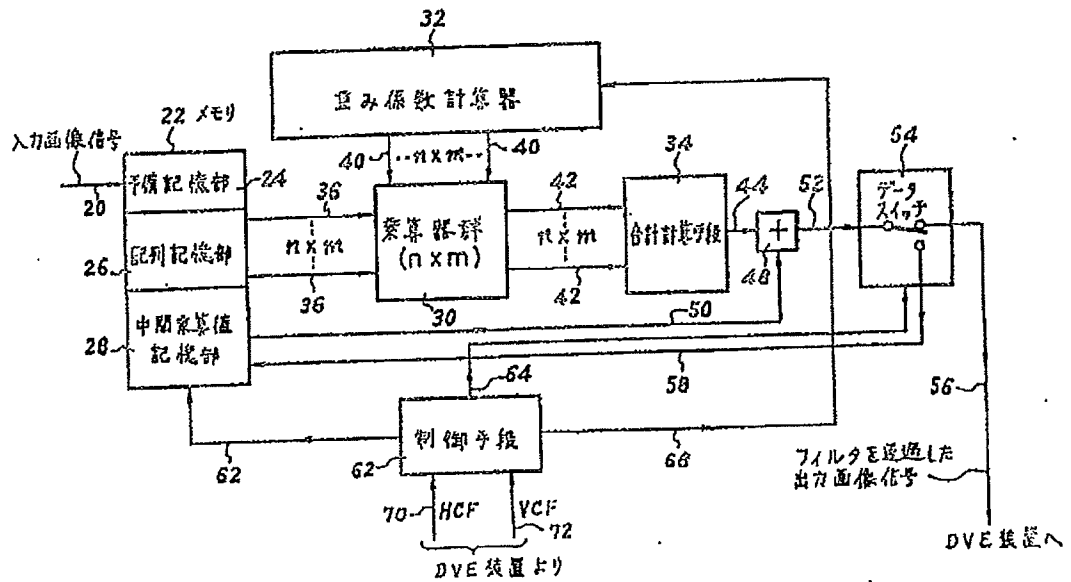
理想的フィルタを 1:1, 2:1, 3:1, 100:1 の圧縮に用いた  
場合の振幅/周波数特性

第 2 図



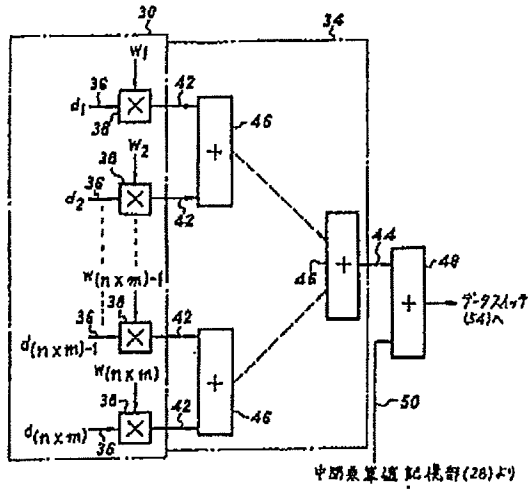
空間領域における 2D-FIR フィルタ  
の二次元重畳

第 3 図

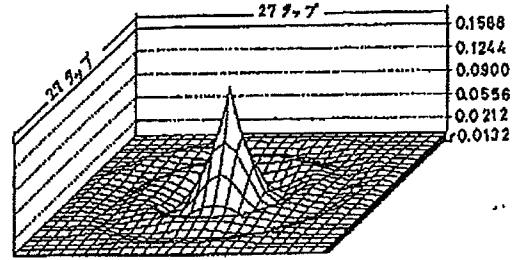


2D-FIR フィルタ 構成

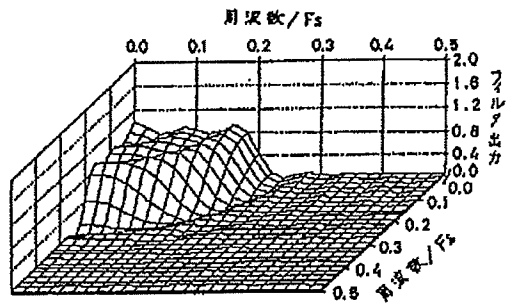
第 4 図



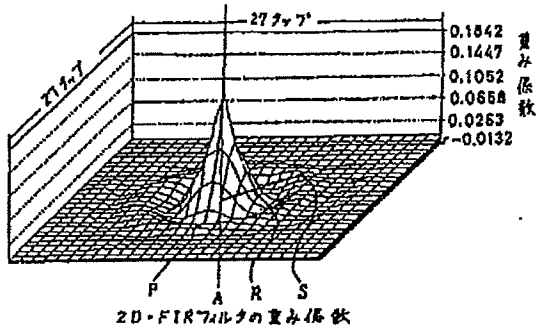
2D-FIRフィルタ構成の要素群及び合計計算手段  
第7図



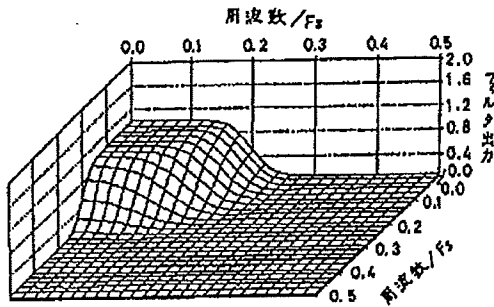
2D-FIRの重み係数値  
第8図



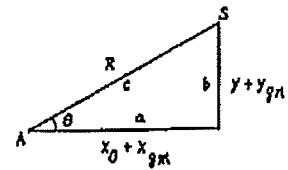
円筒形ウィンドウフィルタの特性  
第9図



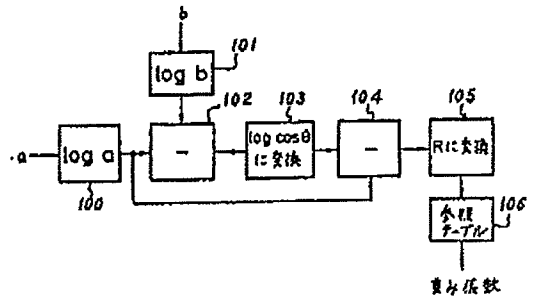
2D-FIRフィルタの重み係数  
第10図



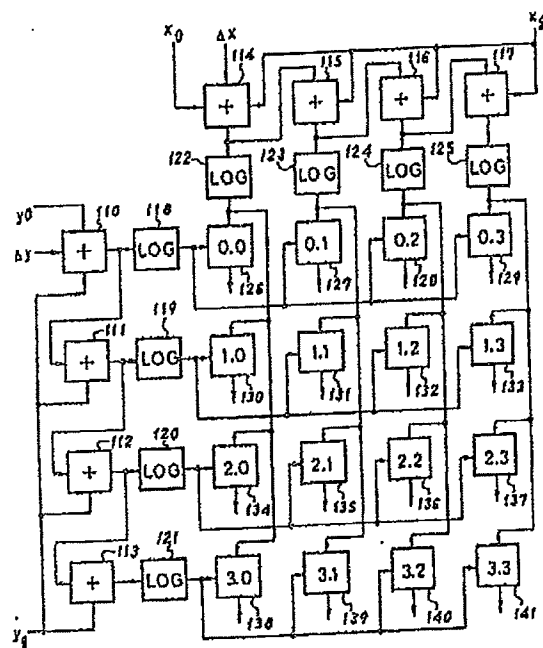
ハミングウィンドウフィルタの特性  
第11図



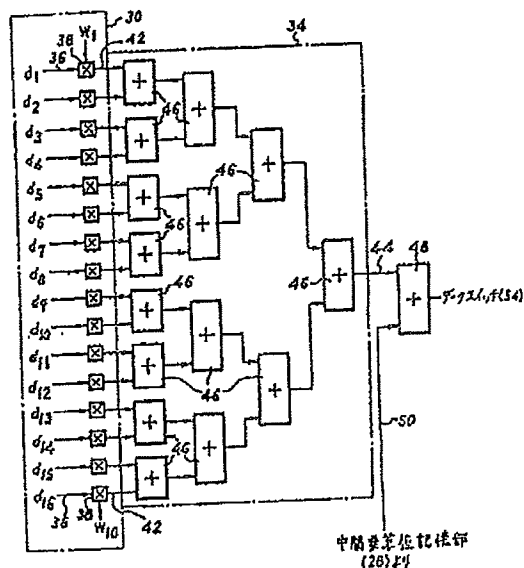
半径の計算を要す図  
第12図



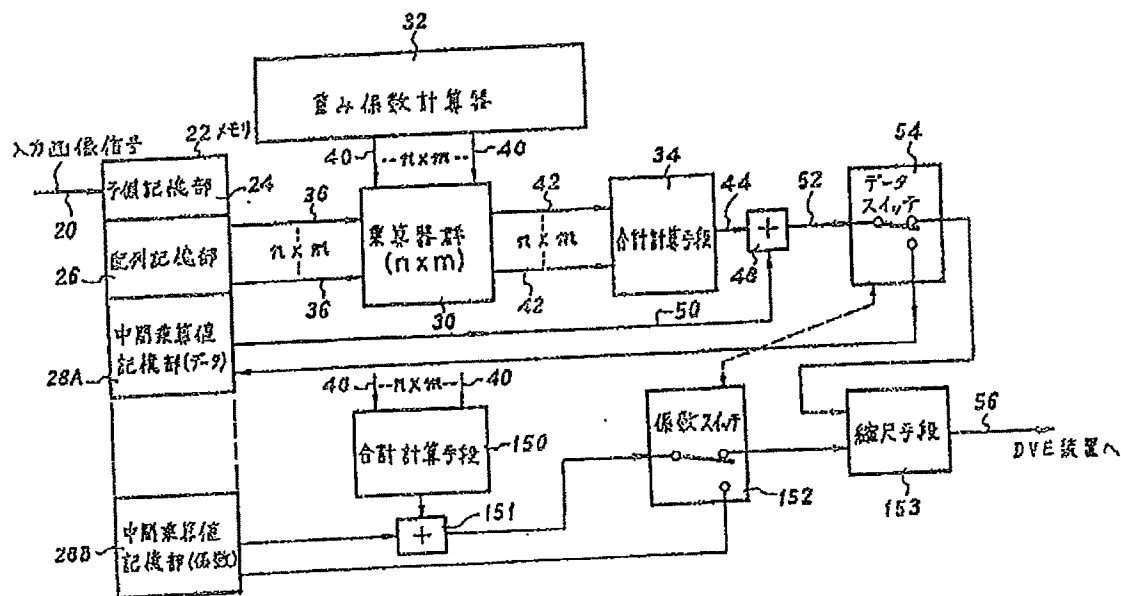
半径を計算する回路のブロック図  
第13図



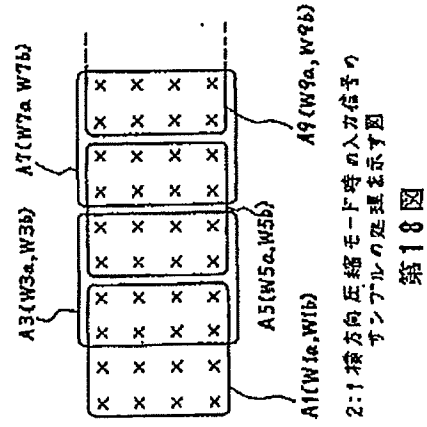
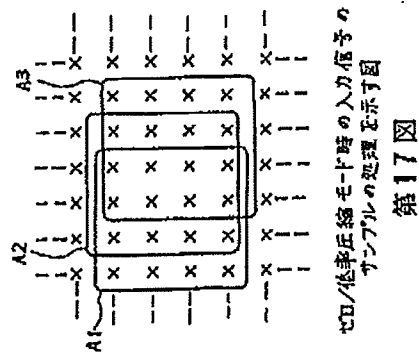
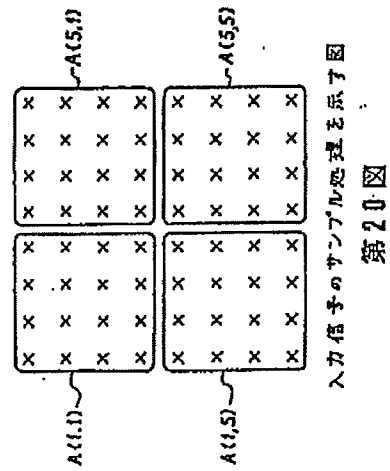
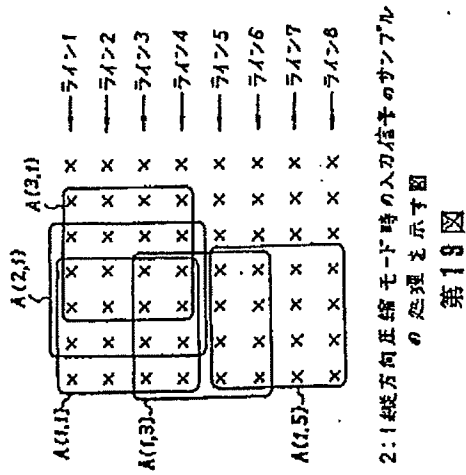
配列プロセッサのブロック図  
第14図

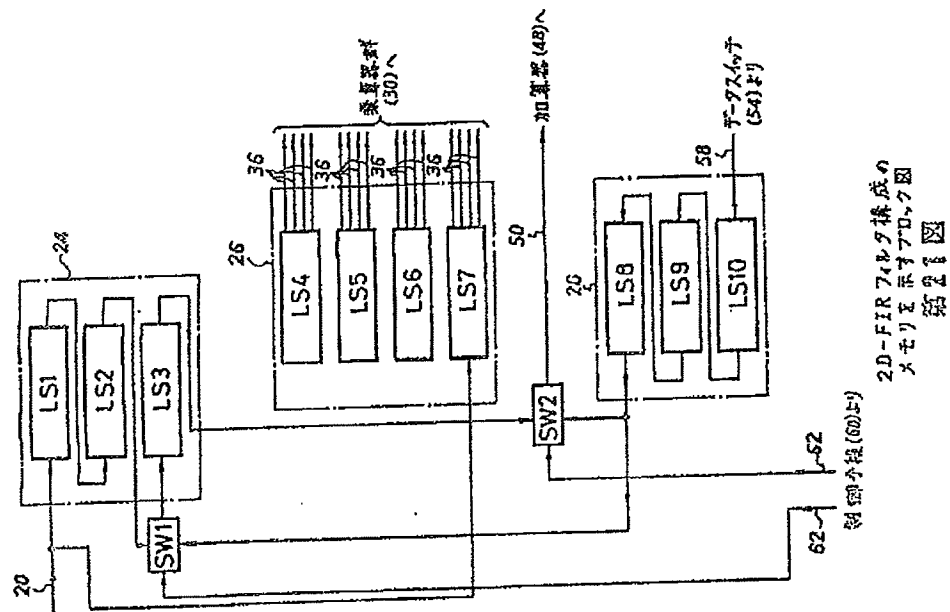


2D-FIRフィルタ構成のブロック図  
第15図

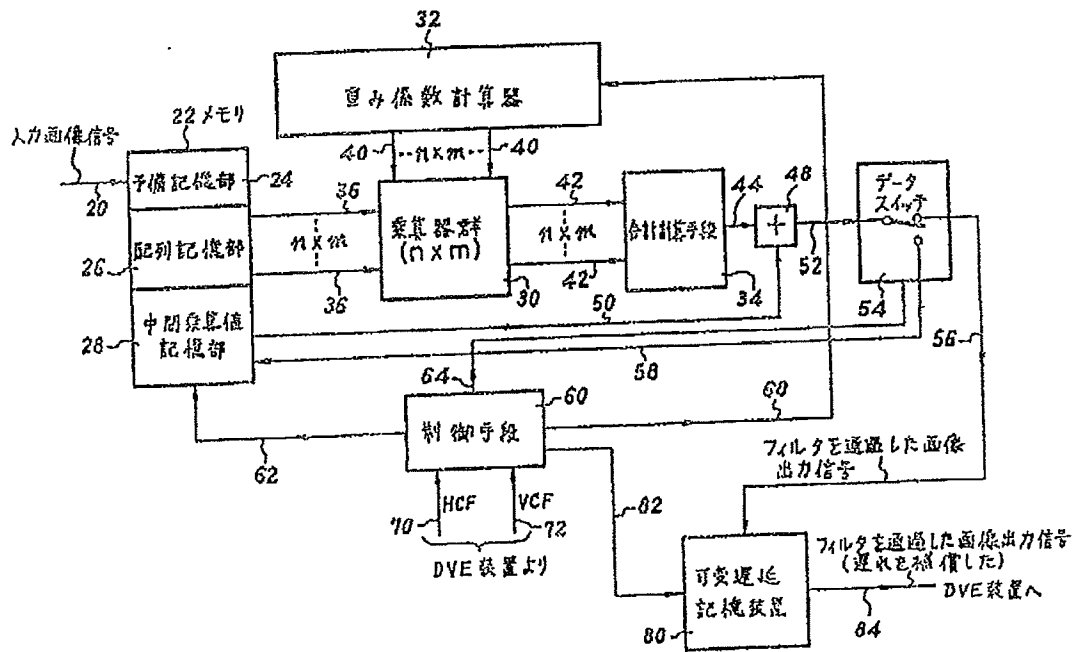


重み係数標準化回路  
第18図



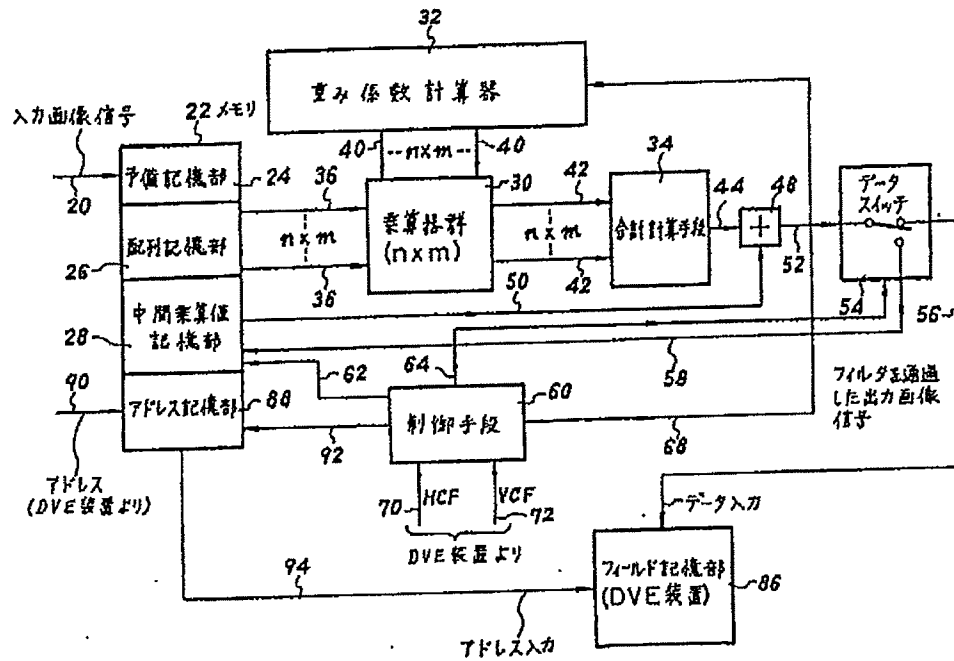


2D-FIRフィルタ構成のメモリを示すブロック図  
第22図



別の2D-FIRフィルタ構成

第22図



別の2D-FIRフィルタ構成

第23図